

SiC深度（一）

先进封装：英伟达、台积电未来的材料之选

戚舒扬(SAC NO:S1120523110001)

卜灿华(SAC NO:S1120524120006)

2025年11月5日

并购家 免费行业报告网

IPOIPO.CN 每日更新 不用注册会员 无广告 永久免费

根据行家说三代半，9月2日，据中国台湾媒体报道，英伟达正计划在新一代GPU芯片的先进封装环节中采用12英寸碳化硅衬底，最晚将在2027年导入。

• 解决CoWoS封装散热问题成为AI算力芯片发展重要课题

根据《高算力Chiplet的热管理技术研究进展》，集成电路发展受到“功耗墙”的严重制约。英伟达和AMD在追求算力大幅提升的情况下，不得不继续提高芯片功率。主流算力芯片基本标配CoWoS封装，尤其英伟达算力芯片全部使用CoWoS封装。因此我们认为AI算力芯片的发展亟需解决CoWoS封装散热的难题。

• SiC有望成为未来CoWoS发展中Interposer最优解

CoWoS核心价值在于interposer（中介层）的连通作用，Interposer当前与未来面临热管理、结构刚性等难题。根据北京大学、Nature等相关论文，当前的Si和玻璃在材料特性上不及SiC与金刚石，而金刚石仍难以匹配芯片制造工艺，因此我们判断，因为SiC在性能与可行性两方面的优势，有望成为未来CoWoS interposer的最适宜替代材料。

• 如CoWoS未来采用SiC，中国大陆SiC产业链有望重点受益

如CoWoS未来将Interposer替换为SiC，且如按CoWoS 28年后35%复合增长率和70%替换SiC来推演，则30年对应需要超230万片12吋SiC衬底，等效约为920万片6吋，远超当前产能供给。而中国大陆SiC具备投资规模、生产成本、下游支持的三大优势，未来有望重点受益。

投资建议

虽然材料替换仍需产业和技术的进一步推进，但我们认为趋势上SiC有较大的可能获得一个全新巨大的增长机遇，SiC衬底与设备公司有望重点受益。
受益标的：晶盛机电、晶升股份、天岳先进、三安光电、通威股份、天富能源、华纬科技、宇晶股份等。

风险提示

新技术推进不及预期、行业竞争加剧、地

一、英伟达、台积电考虑使用SiC作为未来先进封装中介层

二、为何英伟达和台积电亟需解决CoWoS散热问题

三、为何SiC成为CoWoS interposer主要考虑对象

四、为何中国大陆SiC有望重点受益

五、SiC衬底、设备相关企业概况

六、投资建议

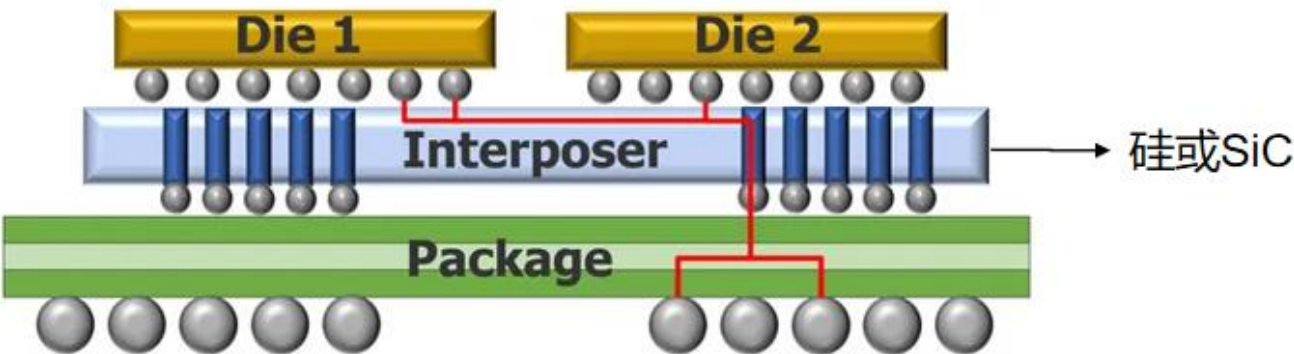
七、风险提示

英伟达、台积电有望在未来的先进封装中使用SiC

- 根据行家说三代半，9月2日，据中国台湾媒体报道，英伟达正计划在新一代GPU芯片的先进封装环节中采用12英寸碳化硅衬底，最晚将在2027年导入。

图：Interposer（中介层）是CoWoS封装中重要组成

SiC要替代的硅中介层（Silicon Interposer）是CoWoS封装平台的核心部件之一。它是一片面积很大的硅片，硅片内部有许多互连线（TSV硅通孔和布线），负责将这些小芯片彼此连接，并与封装基板连接。



图：应用材料在行业会议上提到了SiC替代硅中介层的应用



台积电广发英雄帖布局SiC，产业信息接踵而至

- 近期相关报道频出，我们认为可能是台积电期待产业链共同配合推进。根据芯智讯，近期半导体业界传出消息称，台积电正广发“英雄帖”，号召设备厂与化合物半导体相关厂商参与，计划将12英寸碳化硅（SiC）应用于散热基板，取代传统的氧化铝、蓝宝石基板或陶瓷基板。

集邦 9月5日

- 以往碳化硅主要应用在功率半导体、车用及储能领域，如今已进入新发展阶段，例如在AR智能眼镜（AR Lens）镜片及高端3D IC封装中，需要碳化硅作为散热材料，尤其是应用在散热基板这个部分。
- 其中，3D IC封装的碳化硅应用有两个可能方向，首先是散热基板，将以「导电型 SiC」优先测试；下一阶段则可能在硅中间层（Silicon Interposer）导入半绝缘型 SiC。

Semi-Asia 9月19日

- 过去SiC几乎与电动车功率元件划上等号。然而，台积电正推动SiC跨入新应用，例如导电型N型SiC作为散热基板，在高效能处理器、AI加速器中承担热扩散角色；或者半绝缘型SiC为中介层（Interposer），以在芯片分割与chiplet设计，提供电性隔离与热传导兼顾的解决方案。这些新路径，意味着SiC不再只是“电力电子的代名词”，而是将成为AI与数据中心芯片“热管理骨干”的基石材料。

集微 9月6日

- 英伟达的 AI 芯片（如 H100、H200）采用台积电的 CoWoS 先进封装技术，通过硅中介层集成多个芯片和高带宽内存（HBM）。然而，随着算力提升，芯片功耗和发热急剧增加。例如，H100 的峰值功耗已超过 700W，而 HBM 堆叠层数的增加进一步加剧了散热压力。传统硅中介层的热导率已难以满足需求，而 SiC 的热导率是硅的 2-3 倍，成为替代材料的理想选择。英伟达计划在下一代 Rubin 处理器的 CoWoS 封装中，逐步用 SiC 中介层替代硅基材料。SiC 不仅能提升散热效率，还可通过非直线高深宽比通孔设计优化布线密度，缩短互连长度，从而提升芯片性能和小型化水平。目前该技术仍处于研发阶段。第一代 Rubin GPU 预计仍采用硅中介层，但台积电已联合设备厂商开发配套的激光切割设备。行业预计，最晚到 2027 年，随着设备到位和技术成熟，SiC 将正式导入量产。

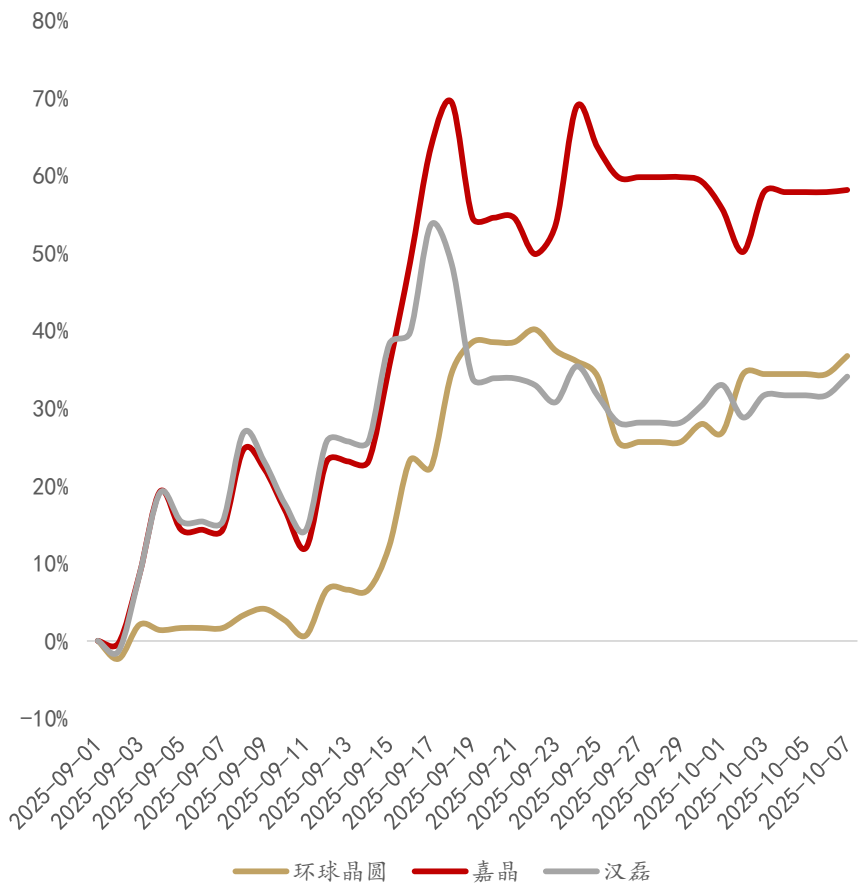
与非网 9月28日

- 在传统应用市场进入调整期之际，AI 领域为碳化硅带来了意料之外的新机遇。9月5日，据报道，为提升性能，英伟达在新一代Rubin处理器的开发蓝图中，计划把CoWoS先进封装环节的中间基板材料由硅换成碳化硅。目前台积电邀请各大厂商共同研发碳化硅中间基板的制造技术。英伟达第一代Rubin GPU仍会采用硅中间基板，不过据该公司计划，最晚2027年，碳化硅就会进入先进封装。
- 碳化硅还被发现可以应用在数据中心中。5月20日，英伟达宣布，该公司将率先向800V HVDC 数据中心电力基础设施过渡，并与英飞凌和纳微达成了相关合作，意图进一步降低数据中心电源能耗。据报道，这次电源架构的革新将需要采用大量的碳化硅和氮化镓器件。

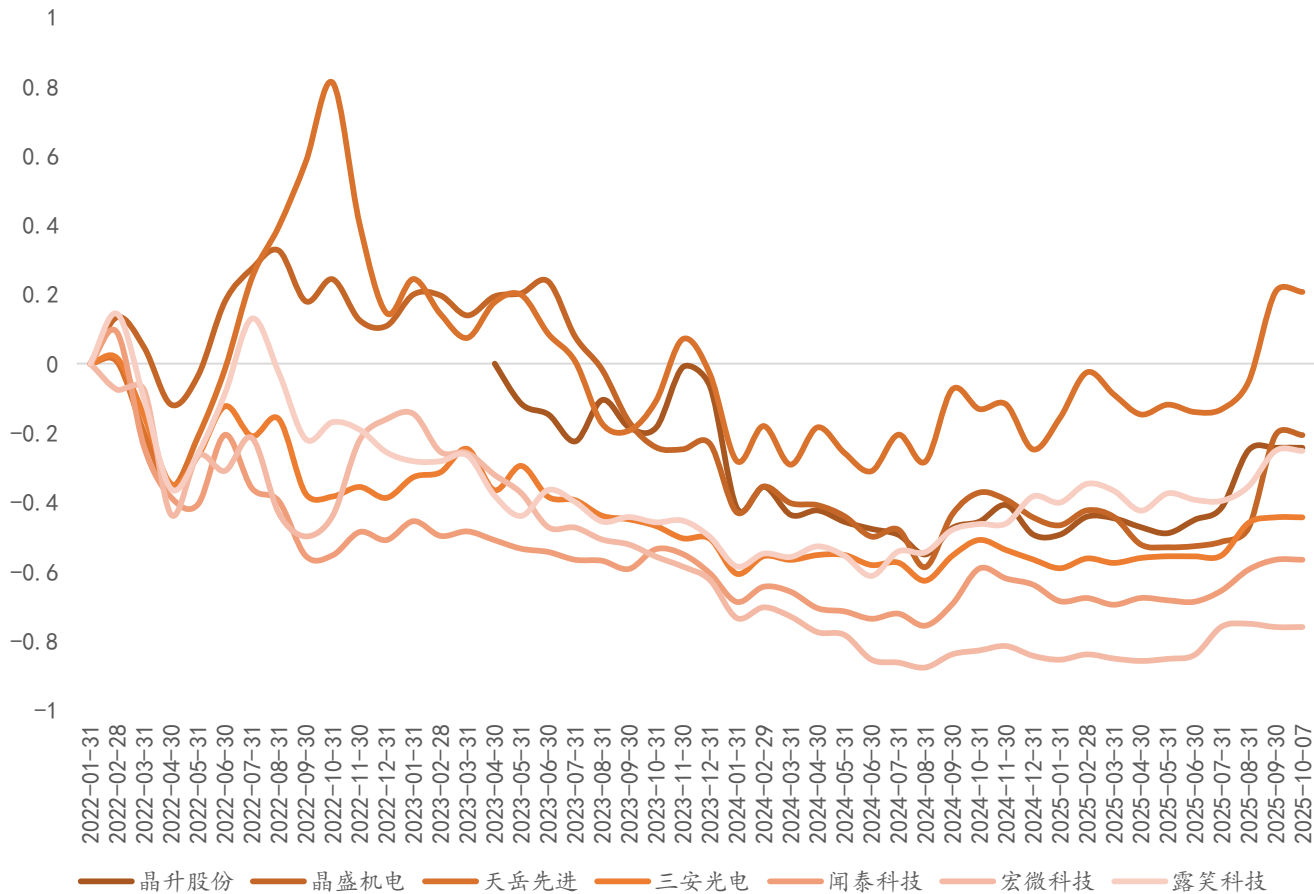
中国台湾股市反应强烈，A股SiC板块仍处于相对低位

- 根据知新闻9月17日报道，汉磊及嘉晶近期受惠碳化硅转机题材大涨，今日同步亮登涨停。
- 根据 数据显示，中国台湾股市SiC相关标的在九月涨幅显著，其中嘉晶更是连续4天涨停。
- 回顾22年至今，A股SiC板块经历了较长时间的下行期，我们认为板块整体处于相对低位。

图：中国台湾地区SiC相关股票表现抢眼



图：A股SiC板块处于相对低位



注：相关股价截止至10月7日

更多免费行业报告

并购家

www.ipoipo.cn

料来源：

、华西证券研究所

一、英伟达、台积电考虑使用SiC作为未来先进封装中介层

二、为何英伟达和台积电亟需解决CoWoS散热问题

三、为何SiC成为CoWoS interposer主要考虑对象

四、为何中国大陆SiC有望重点受益

五、SiC衬底、设备相关企业概况

六、投资建议

七、风险提示

英伟达算力芯片功率持续上升，对散热提出更高要求

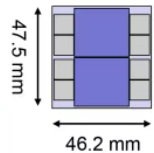
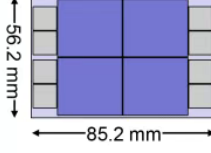
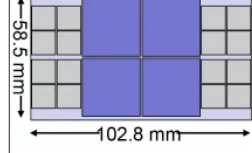
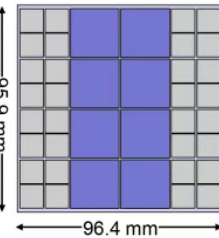
- 根据Nvidia、KAIST、tomshardware，以单die维度，H100单位面积功率约0.86w/mm²，Rubin 约1.1w/mm²，下一代Feynman约1.2w/mm²，未来的架构甚至将冲高至2w/mm²，将是H100的233%。
- 我们认为伴随着多die和更多HBM的设计，热传导的压力进一步加大，材料中的热导率等性能变得更加关键。

图：英伟达算力芯片预计将持续提高功率

Expected heat dissipation of AI GPUs, according to KAIST and industry sources

Generation	Year	Total Power of GPU package	Cooling Method
Blackwell Ultra	2025	1,400W	D2C
Rubin	2026	1,800W	D2C
Rubin Ultra	2027	3,600W	D2C
Feynman	2028	4,400W	Immersion Cooling
Feynman Ultra	2029	6,000W*	Immersion Cooling
Post-Feynman	2030	5,920W	Immersion Cooling
Post-Feynman Ultra	2031	9,000W*	Immersion Cooling
?	2032	15,360W	Embedded Cooling

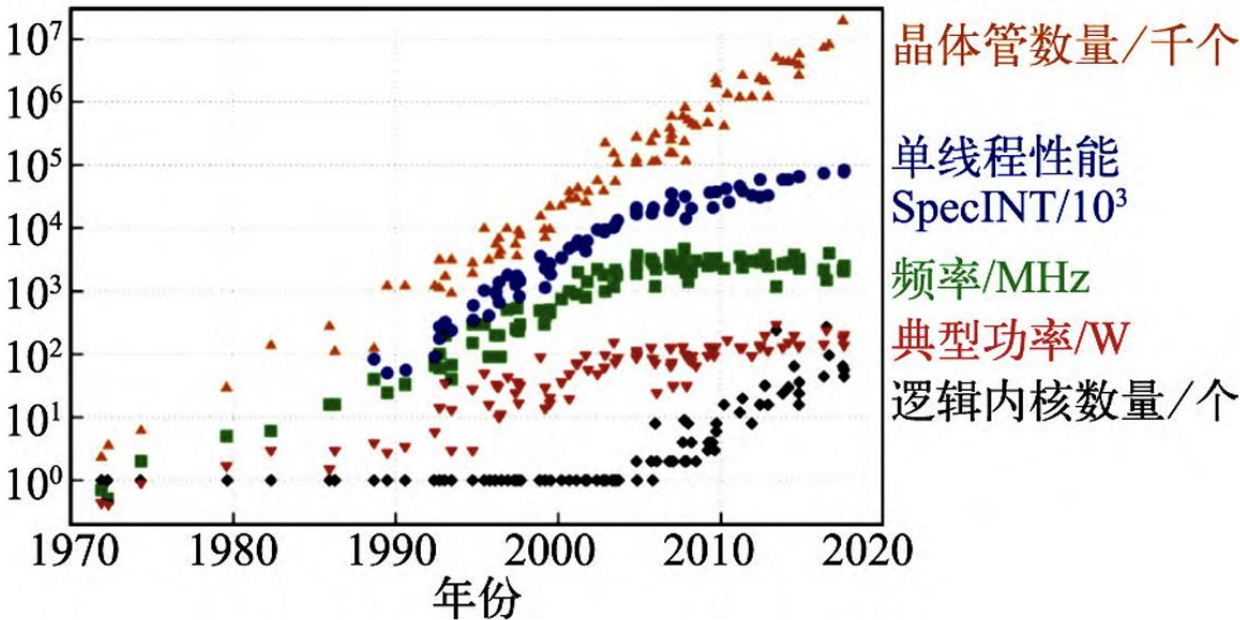
图：预计英伟达GPU单位面积功率将大幅提升

Next-Generation GPU-HBM Roadmap : More GPU & HBM Integrated Above Interposer				
GPU Architecture	Rubin (2026)	Feynman (2029)	Post Feynman (2032)	Next-Gen Architecture (2035)
GPU Die Size	728 mm ²	750 mm ²	700 mm ²	600 mm ²
GPU Power	800 W	900 W	1,000 W	1,200 W
GPU-HBM Module	R200	F400	Post Feynman GPU-HBM Module	Next-Gen GPU-HBM Module
Interposer Size				
# of GPU Dies	×2	×4	×4	×8
# of HBM Stack	HBM4 ×8	HBM5 ×8	HBM6 ×16	HBM7 ×32
Interposer Die Size	2,194 mm ² (46.2 mm x 48.5 mm)	4,788 mm ² (85.2 mm x 56.2 mm)	6,014 mm ² (102.8 mm x 58.5 mm)	9,245 mm ² (96.4 mm x 95.9 mm)
Total Bandwidth	16 / 32 TB/s	48 TB/s	128/256 TB/s	1,024 TB/s
Total HBM Capacity	288/384 GB	400/500 GB	1,536/1,920 GB	5,120/6,144 GB
Total Power	2,200 W	4,400 W	5,920 W	15,360 W

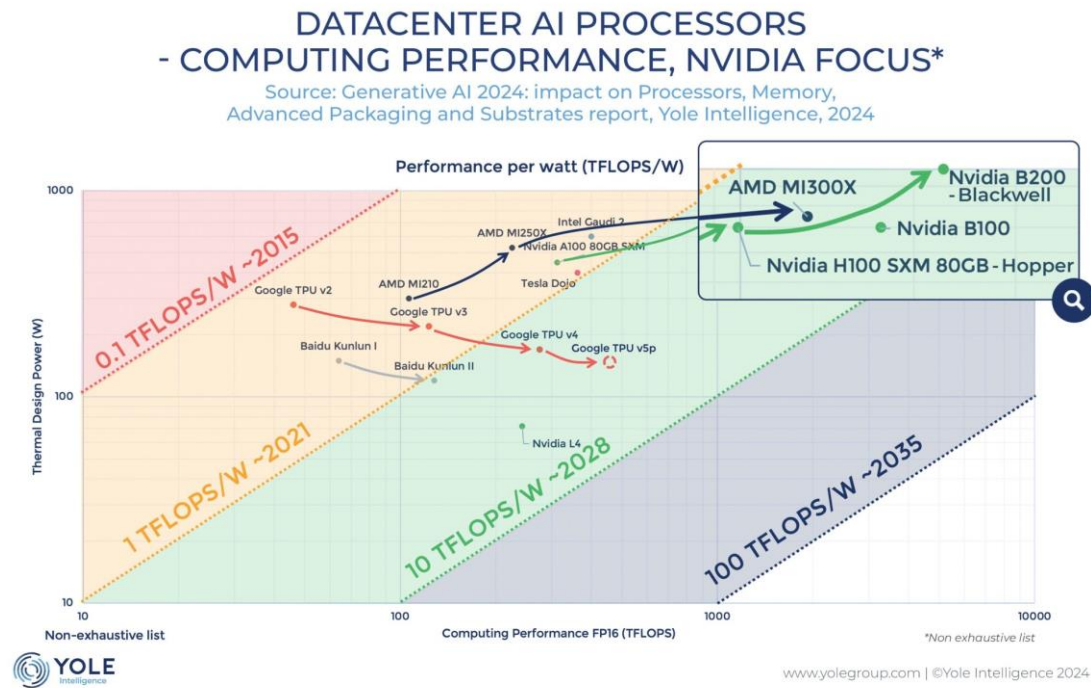
芯片发展遭遇“功耗墙”制约，散热是核心制约之一

- 根据《高算力Chiplet的热管理技术研究进展》，在微处理器40多年的发展中，晶体管数量呈指数级增加，但是典型的热设计功耗（TDP）在最近20年基本保持在100~200W，导致芯片性能提升缓慢，集成电路发展受到“功耗墙”的严重制约。相比于SoC，基于异质集成先进封装的Chiplet可以实现更大面积、更多功能、更高密度的芯片集成，但也导致总热功耗增加、热分布不均、封装中的热输运困难，同时存在严重的多物理场耦合效应，给热管理带来了更加严峻的挑战。
- 根据Yole，英伟达和AMD在追求算力大幅提升的情况下，不得不继续提高芯片功率。

图：芯片功率已成为制约芯片性能提升的关键因素之一



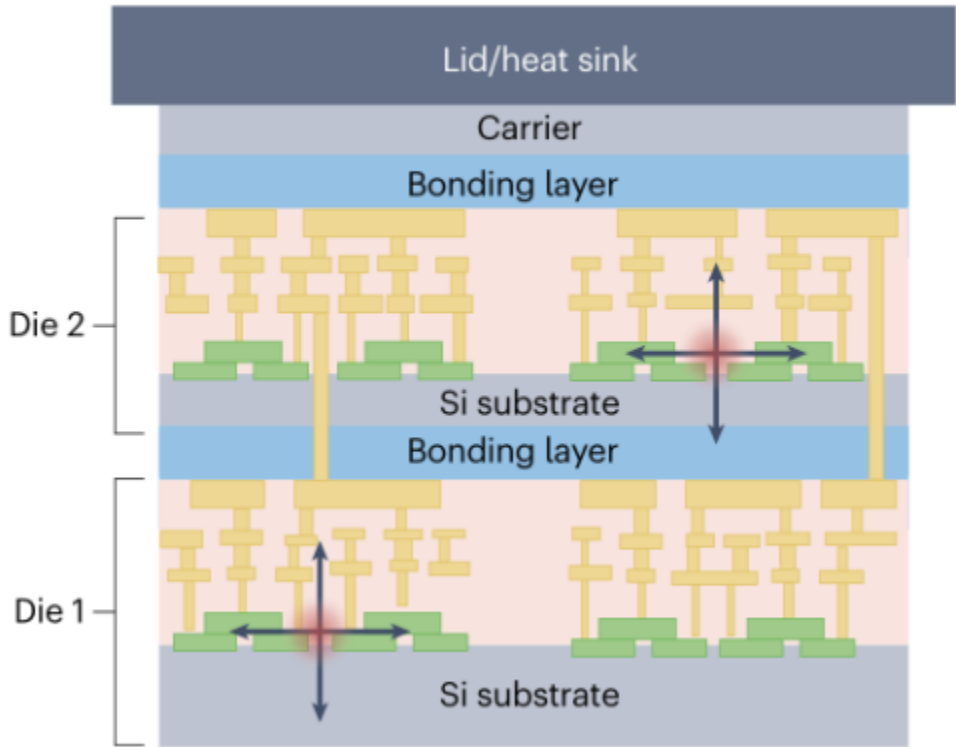
图：算力竞赛下，英伟达和AMD芯片功率将持续提升



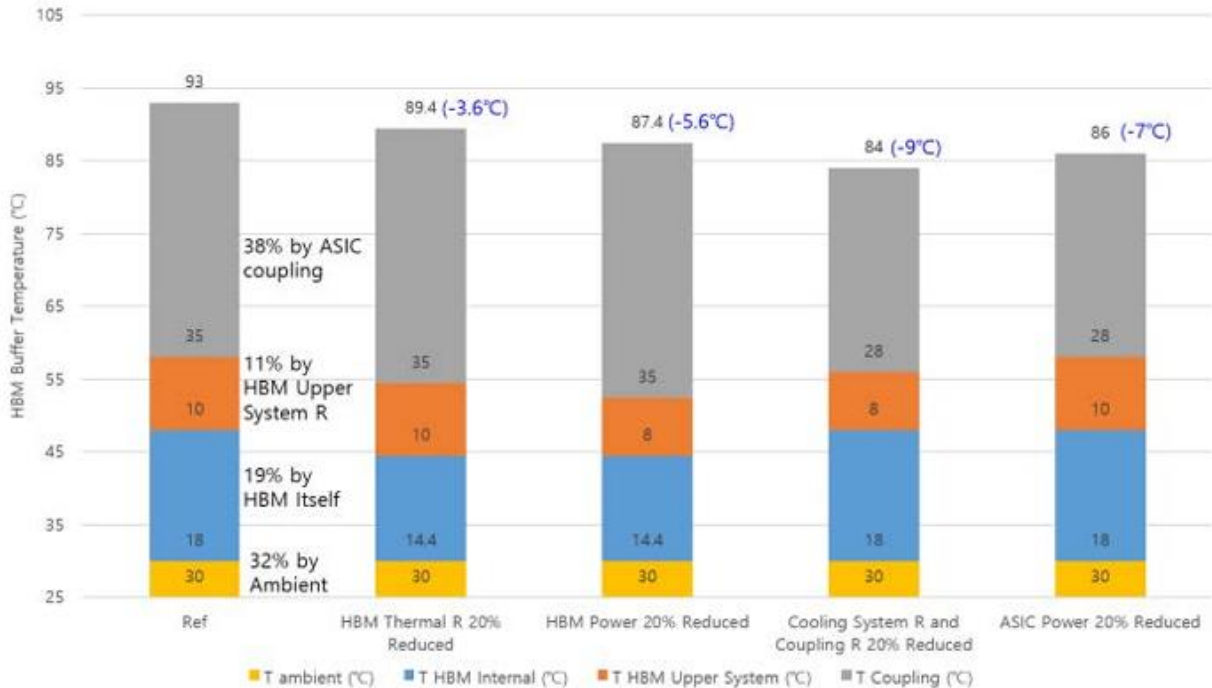
AI 芯片与HBM存储紧密结合，热量堆积可能产生更多问题

- 根据Nature，硅基器件中的热传输基础为了冷却产生的热点，热量必须从产生点或局部最大值沿着系统中的热梯度转移。热传递的两个最重要的材料属性是热容和热导率。传统层间介电材料提供的热绝缘进一步阻碍了散热，恶化了局部热点问题。这些挑战会导致结温升高、器件性能下降以及过早失效的可能性增大。
- 根据三星电子相关论文，HBM 的温度升高可归因于环境温升（32%）、HBM 自身热阻（19%）、HBM 上方散热环境（约 11%）以及来自 ASIC 的热耦合（38%）。

图：芯片热量传导并未单一方向



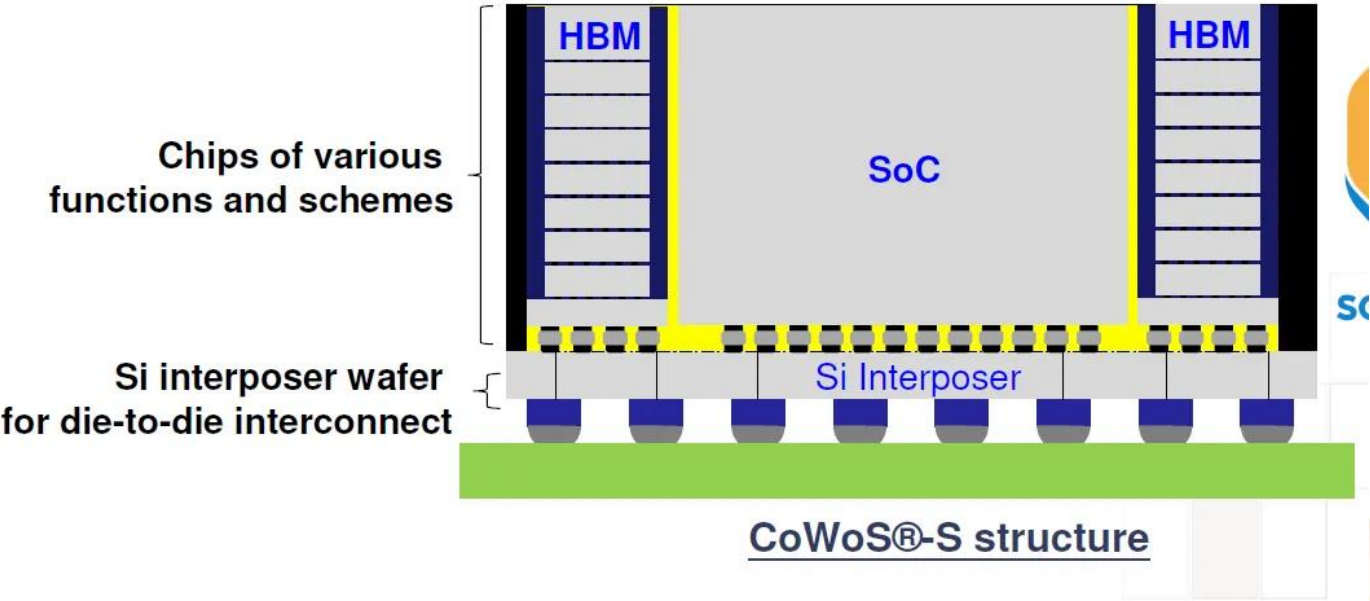
图：ASIC的AI 芯片中HBM受到ASIC芯片大量的热传导



AI 芯片因高速链接需求，基本上离不开CoWoS封装

- 根据Semianalysis，HBM 和 CoWoS 是互补的。HBM 的高焊盘数量和短走线长度要求需要像 CoWoS 这样的 2.5D 先进封装技术来实现在 PCB 甚至封装基板上无法完成的如此密集、短的连接。CoWoS是主流的封装技术，以合理的成本提供最高的互连密度和最大的封装尺寸。由于目前几乎所有的 HBM 系统都封装在 CoWoS 上，并且所有先进的 AI 加速器都使用 HBM，因此推论几乎所有领先的数据中心 GPU 都由台积电封装在 CoWoS 上。
- 根据半导体产业纵横，HBM（高带宽内存）已是 AI 芯片的标配，但它不是随便一个封装就能适配。HBM 必须与处理器核心超近距离、高带宽连接，这需要极密的走线与超短的连接距离。CoWoS 通过中介层提供这样的环境，让 HBM 的带宽（最高可达 3.6TB/s）发挥到极致。

图：CoWoS能提供AI芯片必须的高速连接需求



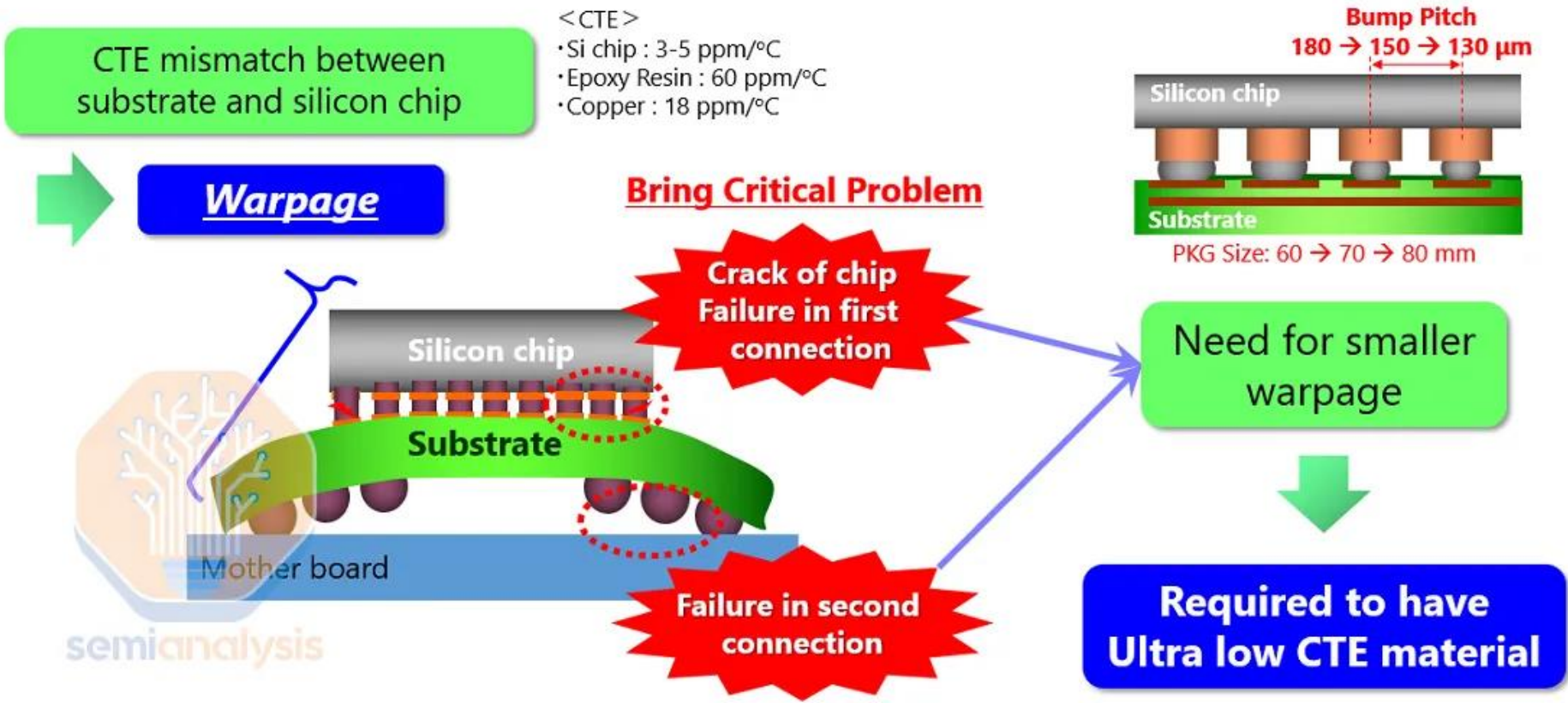
表：CoWoS封装已成为主流AI芯片的标配

Company	Chip	Package form
NVIDIA	H100	CoWoS - S
	H200	CoWoS - S
	B200	CoWoS - L
	B300	CoWoS - L
	Rubin	CoWoS - L
Amazon	Inferentia	CoWoS - R
	Trainium 2/3	CoWoS - R
Broadcom	TPU	CoWoS - S
AMD	MI300	CoWoS - S
Intel	Gaudi2/3	CoWoS - S

在高功率趋势下，CoWoS中介层已面临多项挑战

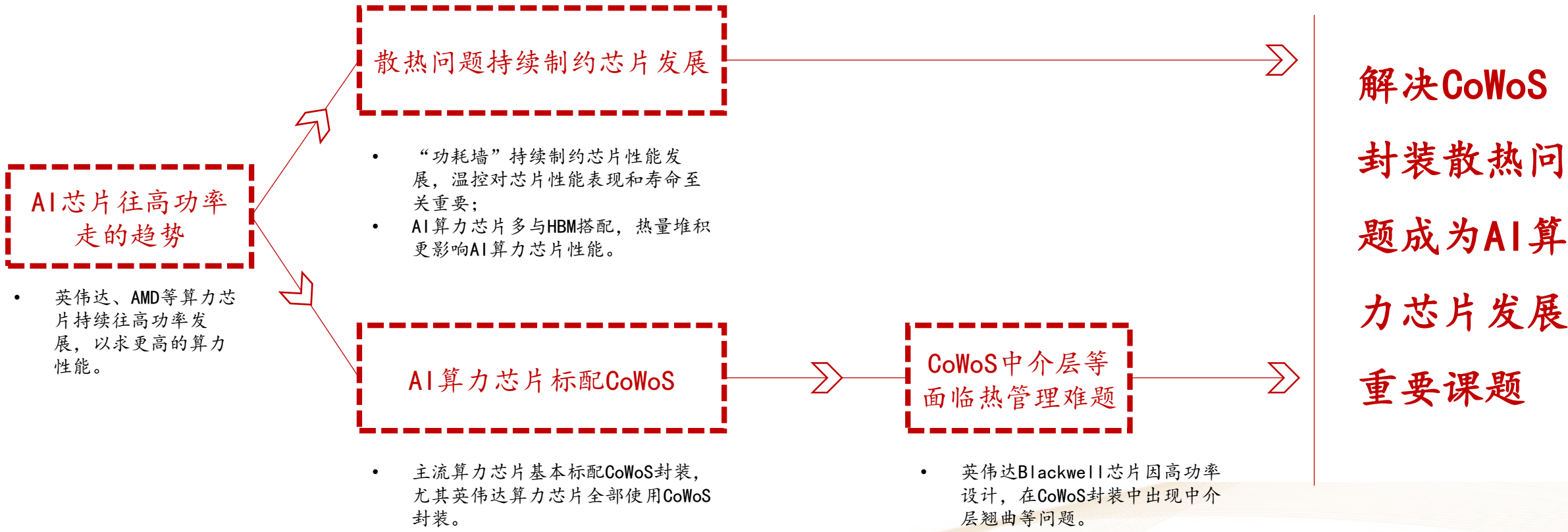
- 根据Semianalysis 24年8月的报道，Blackwell 家族在实现大批量生产方面遇到了重大问题。由于台积电的封装问题和英伟达的设计，原始Blackwell封装的供应受到限制。Blackwell封装是第一个采用台积电CoWoS-L技术封装的大批量设计。
- 根据Semianalysis，CoWoS-L 是一项更复杂的技术，出现了各种各样的问题。其中一种是与在中介层中嵌入多个Bump有关，在有机中介层内会导致各模块之间的热膨胀系数（CTE）不匹配，从而导致翘曲。

图：英伟达Blackwell芯片因高功率设计，在CoWoS封装中遭遇热匹配等问题



结论梳理：解决CoWoS封装散热问题成为AI算力芯片发展重要课题

- 根据《大功率电力电子器件散热研究综述》，当前大功率电力电子器件正朝着高功率水平、高集成度的方向发展，因此散热问题不可避免的受到关注。已有研究表明，半导体芯片的温度每升高10℃，芯片的可靠性就会降低一半，器件的工作温度越高，器件的生命周期越短。



资料来源：KAIST、Yole、半导体产业纵横等公开资料整理，华西证券研究所

一、英伟达、台积电考虑使用SiC作为未来先进封装中介层

二、为何英伟达和台积电亟需解决CoWoS散热问题

三、为何SiC成为CoWoS interposer主要考虑对象

四、为何中国大陆SiC有望重点受益

五、SiC衬底、设备相关企业概况

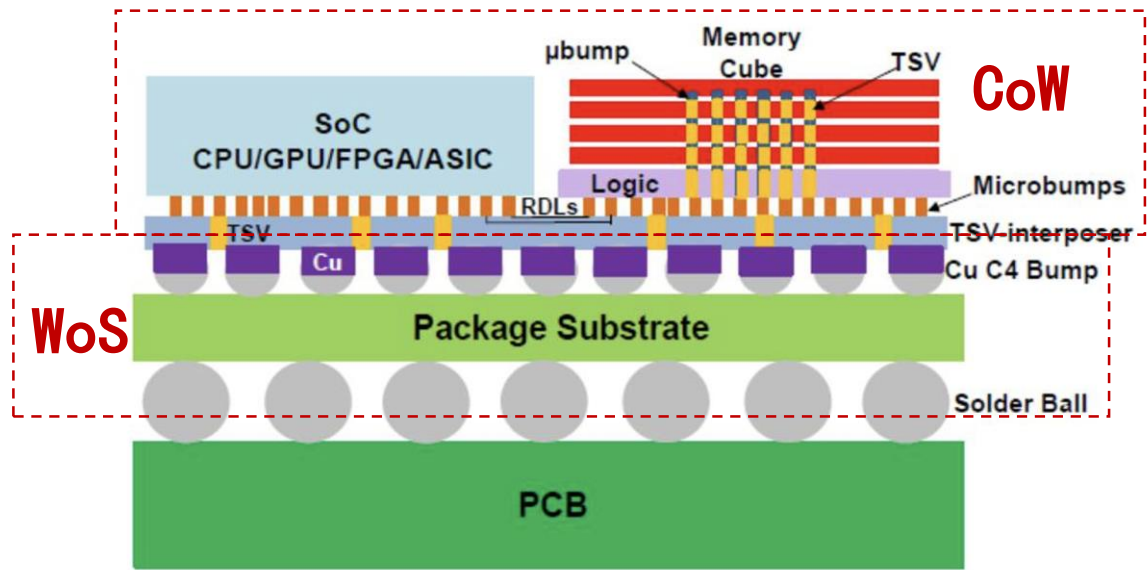
六、投资建议

七、风险提示

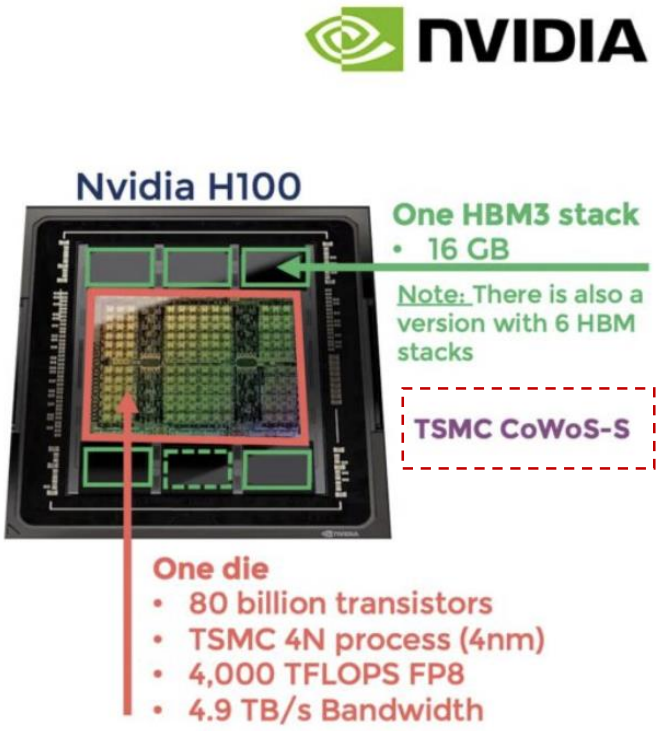
CoWoS成为算力发展关键技术，英伟达表示其无可替代

- 根据《Reliability Improvement Research of 2.5D CoWoS package》，**2.5D CoWoS**封装采用中介层互连技术，使用C2W（芯片到晶圆）技术将ASIC、HBM和中介层连接为一个整体，再与基板连接，实现芯片、中介层和基板之间的互连。**CoWoS**技术旨在实现更高集成度、更小封装尺寸、更短互连路径，以优化线宽和间距利用，提高传输速率，降低损耗和延迟。
- 根据天天IC，英伟达CEO黄仁勋在今年5月的采访中表示，CoWoS是非常先进的技术，“在目前除了CoWoS，我们无法有其他选择”。

图：CoWoS可分为CoW（Chip on Wafer）和WoS（Wafer on Substrate）两部分

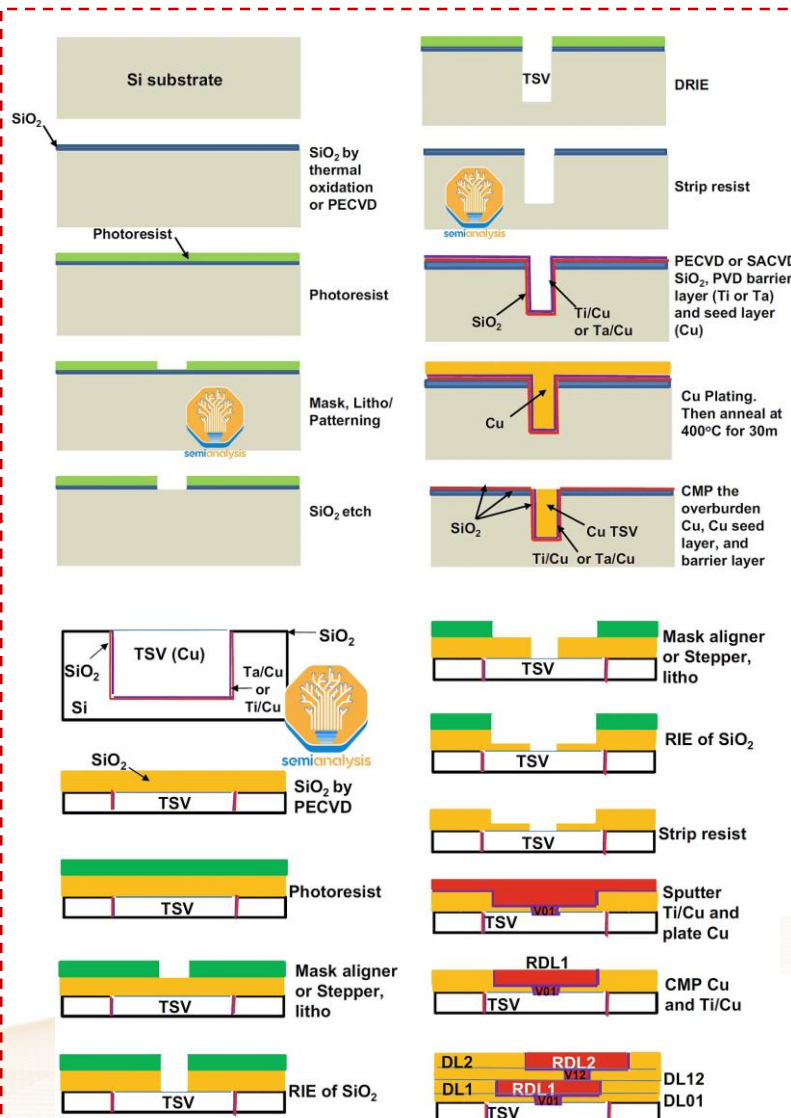


图：英伟达H100采用了CoWoS-S的封装，集成了GPU与HBM



华西证券
HUAXI SECURITIES

- 根据Semianalysis, Interposer（中介层）的制造类似于传统的前端晶圆制造。



TSV

为了形成TSV，晶圆涂有光刻胶，然后使用光刻技术进行图样化。然后使用深度反应性离子蚀刻（DRIE）将TSV蚀刻到硅中，以实现高纵横比蚀刻。绝缘层

(SiO_x、SiN_x) 和阻隔层 (Ti 或 TA) 使用化学气相沉积 (CVD) 沉积。然后使用物理气相沉积 (PVD) 沉积铜种子层。然后使用电化学沉积 (ECD) 用铜填充沟槽以形成 TSV。

RDL

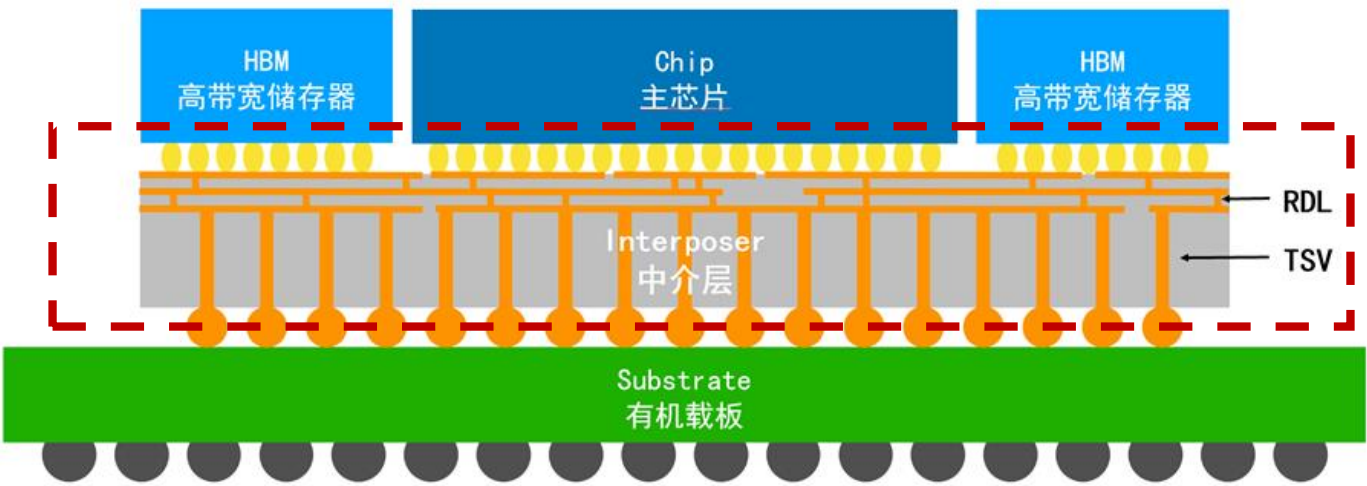
TSV制造完成后，在晶圆的顶部形成再分布层（RDL）。将 RDL 视为将各种有源芯片连接在一起的多层电线。每个 RDL 由一个较小的过孔和实际的 RDL 组成。

通过PECVD沉积二氧化硅 (SiO₂)，然后涂覆光刻胶并使用光刻对RDL进行图案化，然后使用反应离子蚀刻去除RDL过孔的二氧化硅。重复此过程多次，以在顶部形成较大的 RDL 层。

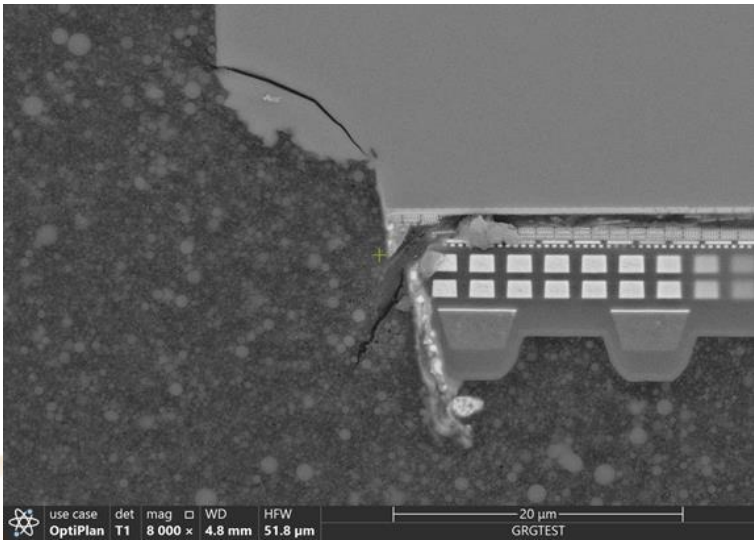
CoWoS核心价值在于interposer（中介层）的连通作用

- 根据广电计量，CoWoS是由Chip on Wafer on Substrate缩写而来，即先将各主芯片和储存器集成堆叠到无源的Wafer（中介层）上，再将CoW部分封装在有机载板Substrate上。
- Interposer上的RDL使得各芯片之间的电信号可以直接交流，并通过Interposer中的硅通孔（TSV）传输到有机载板以完成与外界的连接。这种封装形式具有以下优点：
 - 1、减小器件所占用的面积，充分利用纵向空间，降低功耗；
 - 2、缩短各芯片之间的电信号传输距离，减少导线寄生电容的影响。

图：CoWoS核心价值在于interposer（中介层）的连通作用



图：2.5D封装切片制样裂纹的典型形貌

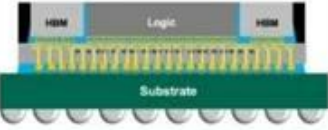
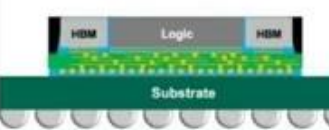
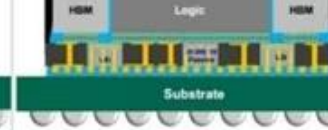


在切片制样过程中极易出现研磨导致金属布线层出现Crack，严重的甚至会使金属布线层与衬底直接分层。

CoWoS核心在于interposer，目前可划分为S、R、L三种类型

- 根据洞见热管理，CoWoS技术根据中介层所采用的材料不同，可分为 CoWoS-S（硅中介层）、CoWoS-R（RDL重布线）和 CoWoS-L（LSI，重布线+部分硅中介层）三种类型。
- 随着CoWoS封装在高性能计算（HPC）芯片上的广泛应用，其热管理问题正成为影响系统稳定性和性能释放的关键瓶颈。与传统封装结构相比，CoWoS具备更高的集成密度和更复杂的堆叠结构，热流通路不再是单一方向的导热，而是需要穿越多个功能层、封装材料和界面接触面。热路径中任何一层导热性能的不匹配，都可能导致局部热点、热阻叠加，进而限制芯片频率提升与长期可靠性。

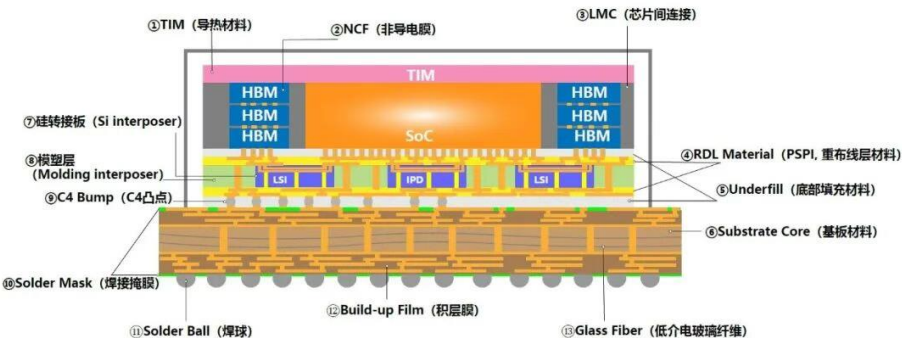
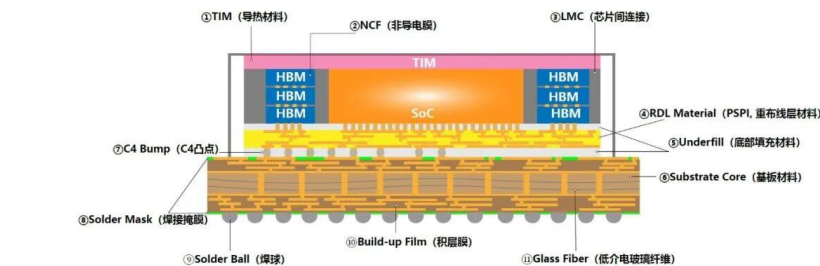
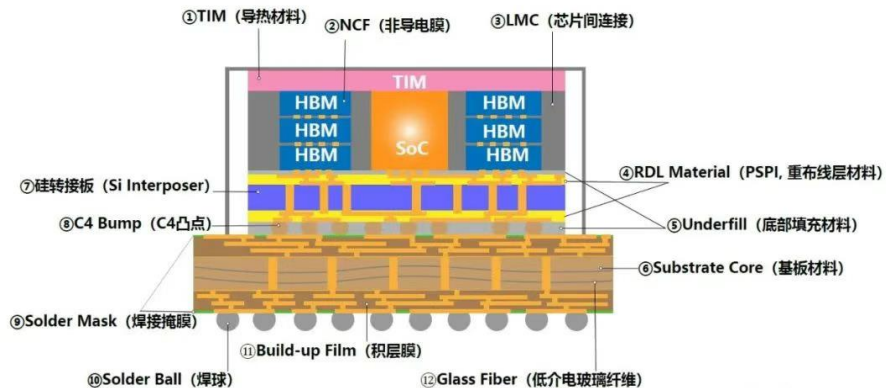
图：CoWoS根据interposer（中介层）的不同可分为三种类型

CoWoS 三種類型簡述及比較 CoWoS: A Brief Introduction and Comparison of Three Types Reference: tsmc Integrator: Chilly			
			
Feature (特性)	CoWoS-S	CoWoS-R	CoWoS-L
Interposer (中介層)	Silicon Interposer (矽中介層)	Redistribution Layer (RDL, 重分佈層)	RDL + Local Silicon Interconnect (LSI, 重分佈層 + 局部矽互聯)
Cost (成本)	Highest (最高)	Lowest (最低)	Medium (中等)
Performance (性能)	Best (最佳)	Lower (較低)	Between S and R
Size Flexibility (尺寸彈性)	Lower (較低)	Higher (較高)	Higher (較高)
HBM Stacking (HBM 堆疊數量)	8 chips (8 顆)		Up to 12 chips (最多 12 顆)
Application (應用)	AI, HPC (AI · HPC)	Network communication, Edge AI (網通 · 邊緣 AI)	AI, HPC (AI · HPC)

表：三种CoWoS热管理的对比

封装类型	CoWoS-S	CoWoS-R	CoWoS-L
垂直热路径主要材料	Si Interposer + C4 + Substrate	RDL + Underfill + Substrate	Si局部 + 模塑层 + LSI + Substrate
垂直热通道热阻	中等 (较多层)	较高 (塑料层多)	可优化 (区域差异)
侧向热扩展能力	好 (硅横向导热好)	差 (PSPI热导低)	较好 (局部硅有优势)
结构热优化难点	中介层厚度、焊点热阻	PSPI热阻大、封装整体热通道受限	TIM与Molding界面稳定性

三种CoWoS热管理的特点



CoWoS-S

上行为散热路径：SoC顶部通过TIM与外部散热器/盖板连接，是主要热释放方向；

下行路径中Si Interposer为硅材质，有较高热导率（约100-150 W/mK），但其横向扩展面积较大，有一定散热作用，但热量最终还是需穿越多个热阻层（C4 bump、基板、焊料球）传至PCB；CoWoS-S结构下热路径较长、层级较多，每层材料（如NCF、Underfill）均有热阻积累。

CoWoS-R

去除了Si Interposer，减少了一个导热界面。RDL重布线层通常由聚酰亚胺/PSPI与铜层构成，热导率远低于硅中介层（PSPI约0.3~0.5 W/m·K），成为热瓶颈之一。此结构封装更轻薄、更经济，但热通道变窄、热扩展路径受限，适合中等功率芯片或结合主动散热手段（如金属盖板/VC等）进行优化。

CoWoS-L

采用混合结构，将Si Interposer与RDL结合，局部引入硅中介层提升热导性，同时通过模塑封装加强结构稳定性。LSI区块内部集成被动器件（IPD），可能引入一定发热，同时也会形成热阻点。优点是兼顾热性能与良率，可进行定制化热优化。对TIM、模塑材料（Molding）与Underfill提出更高热传导与可靠性要求。

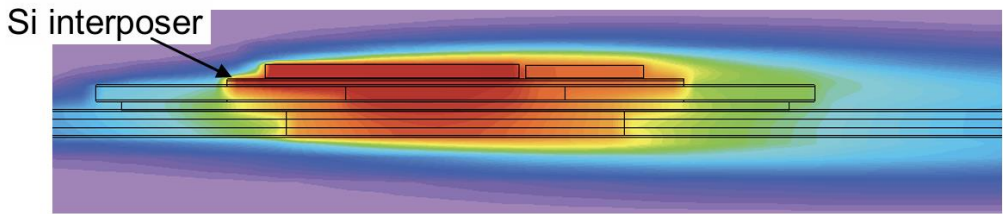
Interposer的材料选择对芯片散热起到重要作用

- 根据IBM的测试，玻璃中介层FCPBGA的逻辑芯片温度比硅中介层FCPBGA高约14℃，这仅仅是因为玻璃中介层的热导率较低。可以看到热量在封装芯片中四处发散，在同等条件下热导系数更低的interposer材质，能使整体温度更低。

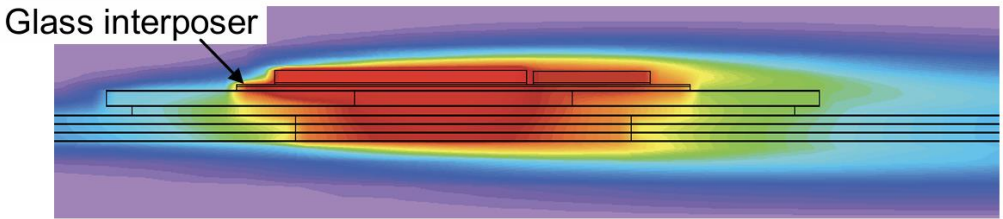
表：SiC的热、电特性在常见的材料中表现突出

参数	4H-SiC	Si	GaN	Ga ₂ O ₃	AlN	Diamond
热导率 Thermal conductivity (W/(m·K))	490	130	210	27	210	2200
带隙 Bandgap (eV)	3.2	1.1	3.39	4.8	6.42	5.54
漂移速度 Drift Velocity (10 ⁷ cm s ⁻¹)	2.0	1.0	2.0	2.4	2.6	3.0
介电常数 Permittivity	9.7	11.5	9.0	10.0	8-10	5.5
击穿场强 Breakdown field strength (MV·cm ⁻¹)	3.0	0.3	3.3	8.0	1.4	10
电子迁移率 Electron mobility (cm ² ·V ⁻¹ ·s ⁻¹)	947	1400	1000	300	600	2200
热膨胀系数 Coefficient of thermal expansion (10 ⁻⁶ K ⁻¹)	4.3	2.6	5.3	5.1	4.5	1.1
莫氏硬度 Moh's hardness	9.5	7	9	5-6	8-10	10

图：热导率高的interposer材料利于解决芯片热量堆积



(b) Si interposer FCPBGA



(c) Glass interposer FCPBGA

SiC用作Interposer的热性能有望高于现有的硅和玻璃

- 根据北京大学的相关论文，其制备的热管interposer在散热性能上显著优于硅与玻璃，证明了SiC衬底作为大功率器件散热主题材料的潜力。虽然和CoWoS的interposer有差异，但从侧面验证了SiC在作为CoWoS中interposer的性能与可行性。

表：硅已经是当前先进封装中热性能较突出的材料

Material（材料）	Silicon（硅）	Organic（有机）	Glass（玻璃）
Electrical（电气）	中	优	优
Mechanical（机械）	中	差	中
Thermal（热特性）	优	差	中
Physical（物理）	优	中	优
Supply Chain（供应链）	中	优	差
Cost（成本）	差	中	优
Commercial Applications（商业应用）	优	中	差

表：北京大学制备的SiC热管interposer性能显著优于硅与玻璃

基板（Substrate）	SiC	Si/Glass	Si/Glass
冷却腔尺寸（Cooling cavity size (mm³)	1750	1,830	2,000
冷却剂（Coolant）	Water	Water	Water
热点数量（Hotspot number）	12	1	2
热阻（Thermal resistance (°C/W)）	0.167 – 0.178 (axial)/0.157 – 0.163 (radial)	1.6	/
临界热流密度（CHF (W/cm²)）	160 ± 5	/	150
最大散热功率（Maximum heat dissipation power (W)）	276	18	21 ± 2

随着 Interposer 的变大，CoWoS 的硅中介层还面临开裂等难题

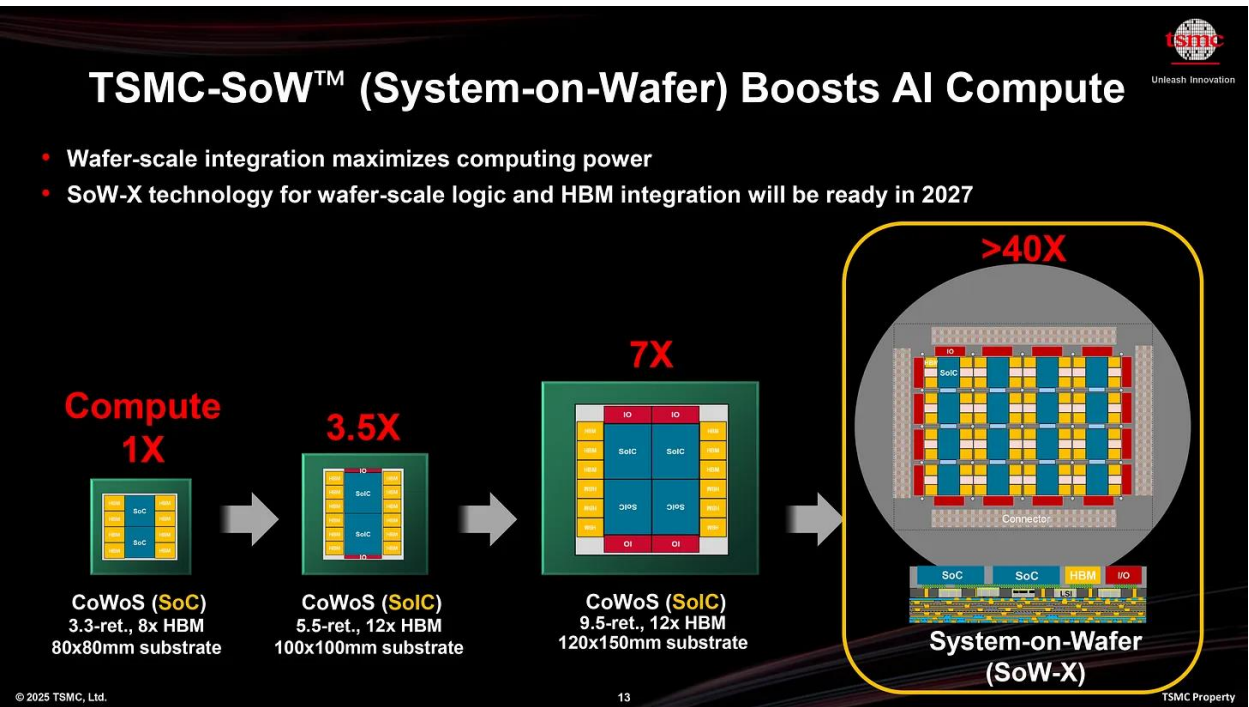
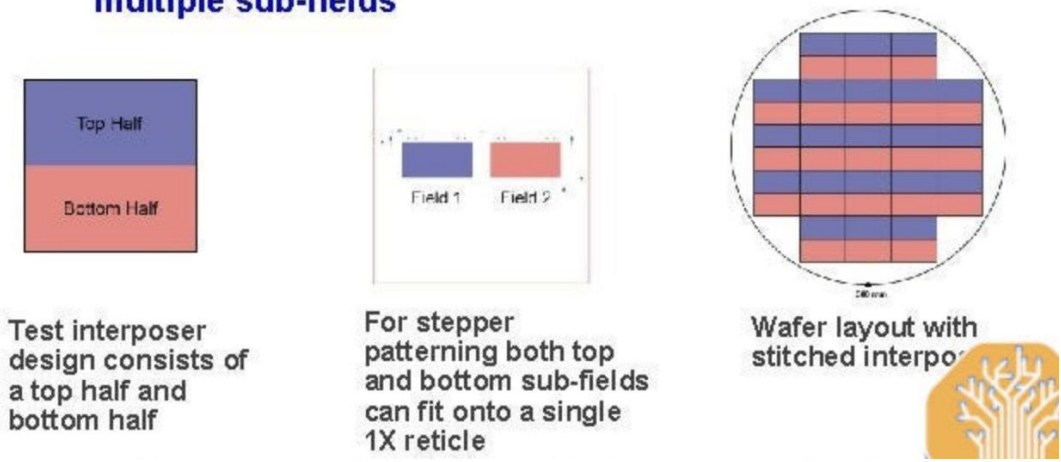
- 根据Semianalysis，因为硅中介层越来越难以扩展，MI300 CoWoS-S 可能接近单个硅中介层的极限。这是因为硅中介层的脆弱性，这种硅中介层厚度仅为 100 微米，当中介层在工艺过程中缩放到更大的尺寸时，存在分层或开裂的风险。

图：Interposer 的面积要大于 GPU，所以其对大面积光刻有更高要求

图：先进封装的面积将会越来越大

Large Area Interposer Lithography

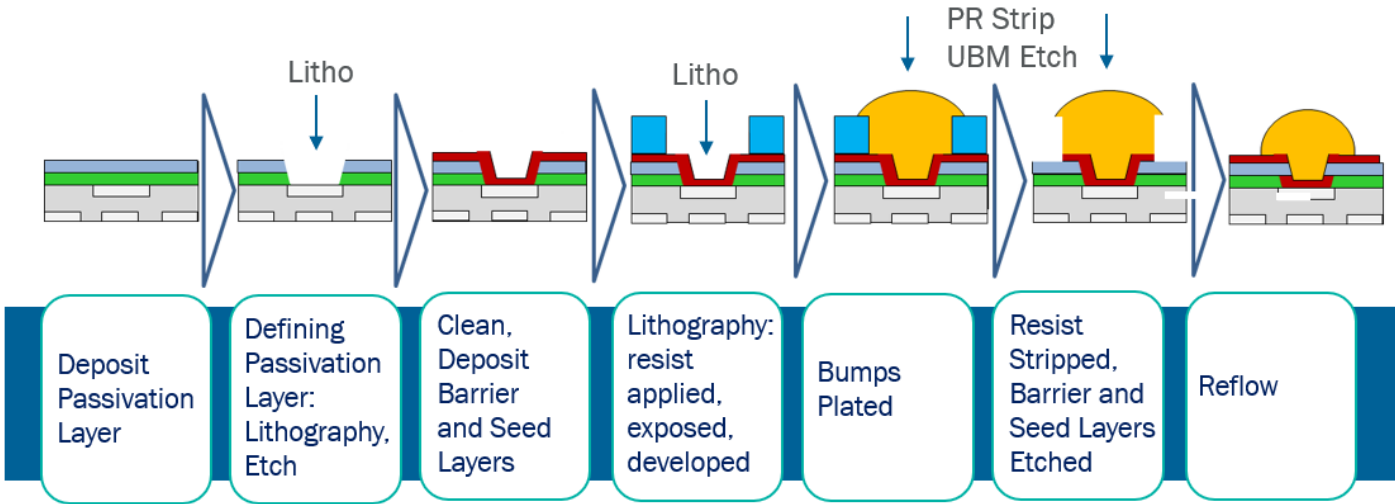
- Since large area interposer may be larger than the stepper field, the pattern can be constructed from multiple sub-fields



金刚石仍难以匹配芯片制造工艺，使其目前还难以成为Interposer的选择

- 根据Nature 25年8月新文章，金刚石无论是单晶或是多晶，在IC散热领域应用仍存在较多可行性问题。
- **Interposer的制造需要经历光刻等制造工艺，且对材料的要求高。**根据Semianalysis，芯片的最大尺寸通常为 26 毫米 x 33 毫米，因为光刻工具的狭缝/扫描将该尺寸最大化。由于仅 GPU 芯片就接近这个限制，并且还需要将 HBM 安装在它周围，因此中介层需要很大。
- **未来的先进封装对光刻等制造工艺还提出了更高要求。**根据Veeco，未来五年内互连密度要求不断提高，将推动对更小线路/空间要求的需求。这些要求正在影响用于创建先进封装结构的封装技术。特别是，光刻和相关的湿法工艺在整个工艺领域都面临着挑战，从凸块、柱子和 RDL 到贯穿硅通孔（TSV）、中介层和混合键合。
- 因此我们认为在金刚石在尚未能解决芯片制造（如光刻、刻蚀、镀膜等）的基本要求之前，还难以成为interposer的选项。

图：先进封装的Interposer也需经历光刻等常规芯片制造流程



单晶金刚石 Single-crystalline diamond

SCD与标准IC工艺不兼容，这限制了它们在热管理中的应用。例如SCD通过键合或直接在SCD衬底上生长GaN作为散热器来有效降低器件温度。然而，大的品格和热膨胀不匹配通常会导致晶片开裂。

聚晶金刚石 Polycrystalline diamond

大面积PCD生长仍未充分开发，界面处的应力和翘曲造成了问题，尤其是对于较大的基板。尽管由于没有品格匹配要求，PCD生长比SCD简单，但是这些界面问题需要解决。

SiC成为解决Interposer痛点的重要方向

- 根据Semivision，芯片的内部热路径涉及多层——硅衬底、金属互连、微凸块、底部填充、热界面材料（TIM）等。由于这些分层的热界面，热量无法 100% 有效地传递到盖子上，从而导致局部“热点”。这种累积热阻是限制芯片最大功率输出的主要因素之一。提高热传导效率第一个关键在于缩短热路径并降低每层的界面热阻，并结合引入高导热材料，例如：SiC 衬底等。
- 近些年Piotr Mackowiak、Jared E. Payne等团队已在SiC的interposer上做了通孔、Bonding等相关研究，我们认为SiC用于先进封装领域的interposer做了较好的理论指导，结合SiC产业链在功率器件领域多年的芯片制造经验，SiC作为CoWoS的Si interposer未来替代者已具备一定的理论和产业基础。

图：SiC interposer通孔、Bonding等相关研究

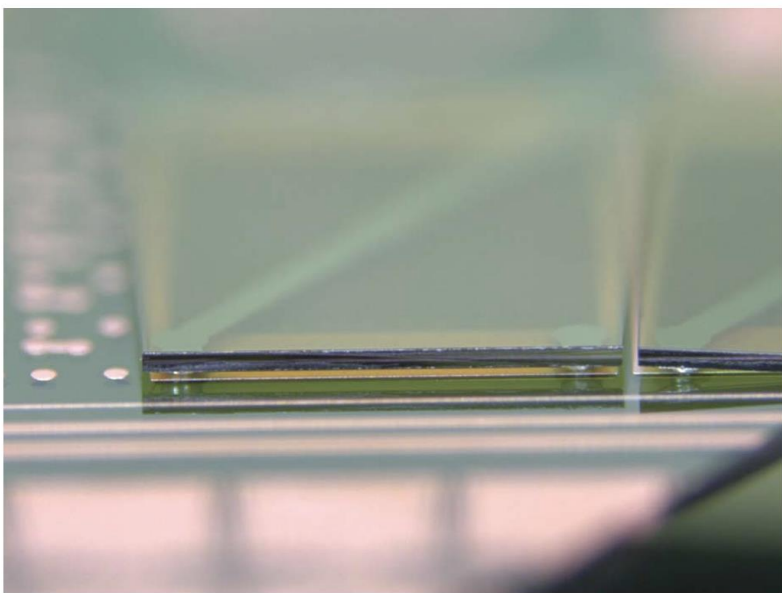
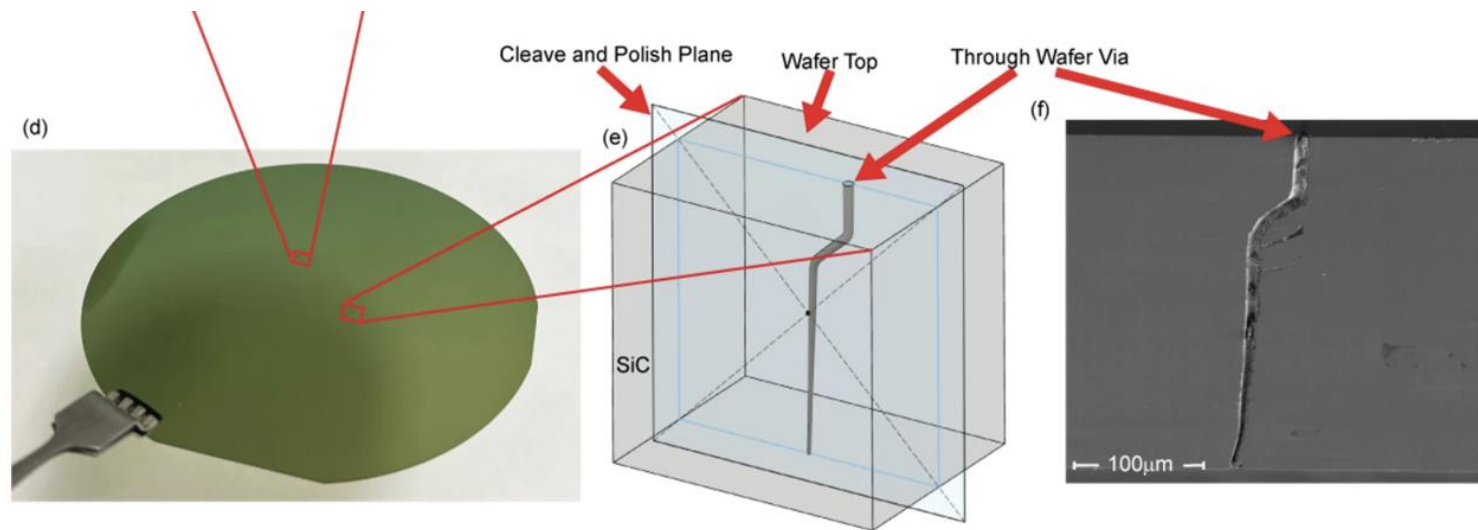


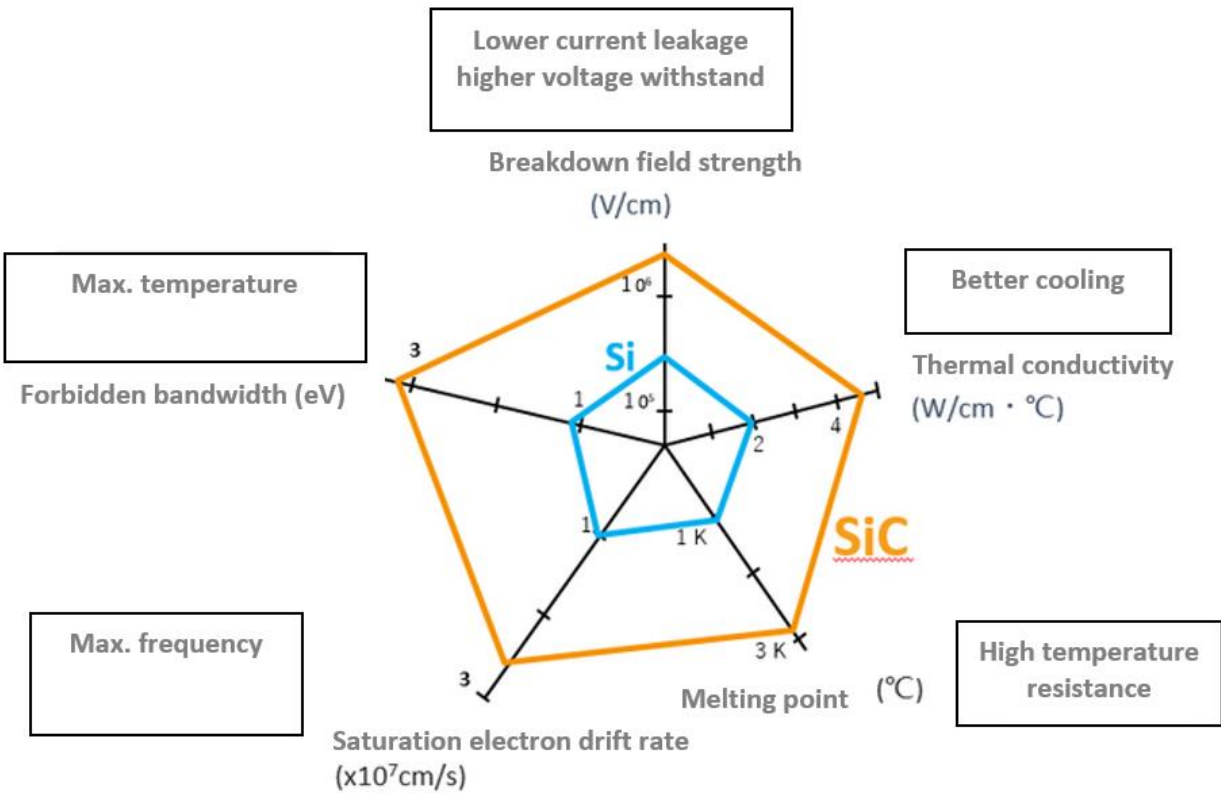
Fig. 15. Macroscopic image of the SiC interposer with two flip chip assembled chips.



SiC在散热和结构强度等关键指标上优于当前的Si材质

- 根据Semisam，英伟达和台积电要尝试开发SiC衬底主要有两个原因：一是散热，仅 HBM 产生的热量就很大，GPU 本身也会产生大量热量。所需的热规格已经变得如此苛刻，以至于传统的硅中介层已经达到了极限；二是其非凡的强度，与易碎的玻璃基板不同，SiC 的坚固性要高得多。

图：SiC的材料特性显著优于Si



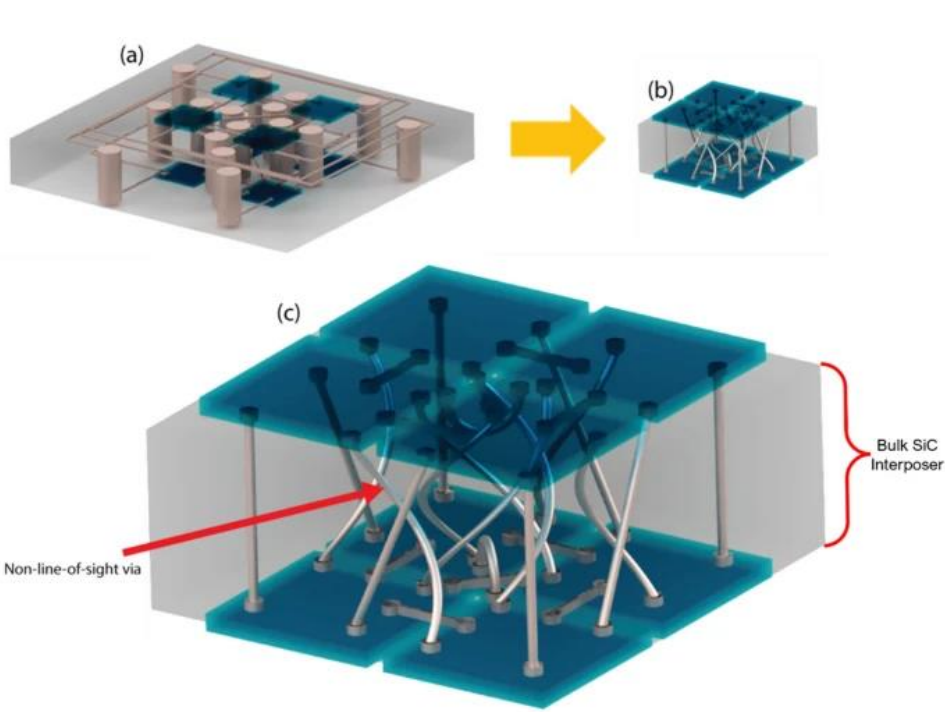
表：SiC在热性能、硬度等关键的指标上更是强于Si

性能 (Property)	硅晶圆 (Silicon Wafer)	碳化硅晶圆 (Silicon Carbide Wafer)
莫氏硬度 (Mohs Hardness)	6.5	9.5
密度 (Density)	2.33 g/cm ³	3.21 g/cm ³
熔点 (Melting Point)	1414° C	2700° C
热导率 (Thermal Conductivity)	148 W/m · K	490 W/m · K
带隙能 (Bandgap Energy)	1.1 eV	2.3 – 3.3 eV
化学稳定性 (Chemical Stability)	相对活泼 (Relatively Reactive)	极高 (Extremely High)
与氧气反应 (Reaction with Oxygen)	易形成SiO ₂ (Forms SiO ₂ Easily)	高温下形成SiO ₂ 和CO ₂ (Forms SiO ₂ and CO ₂ at High Temperatures)
与氟气反应 (Reaction with Fluorine)	易形成SiF ₄ (Forms SiF ₄ Easily)	高能量下缓慢反应 (Slow Reaction at High Energy)
与氯气反应 (Reaction with Chlorine)	形成挥发性化合物 (Forms Volatile Compounds)	高能量下缓慢反应 (Slow Reaction at High Energy)

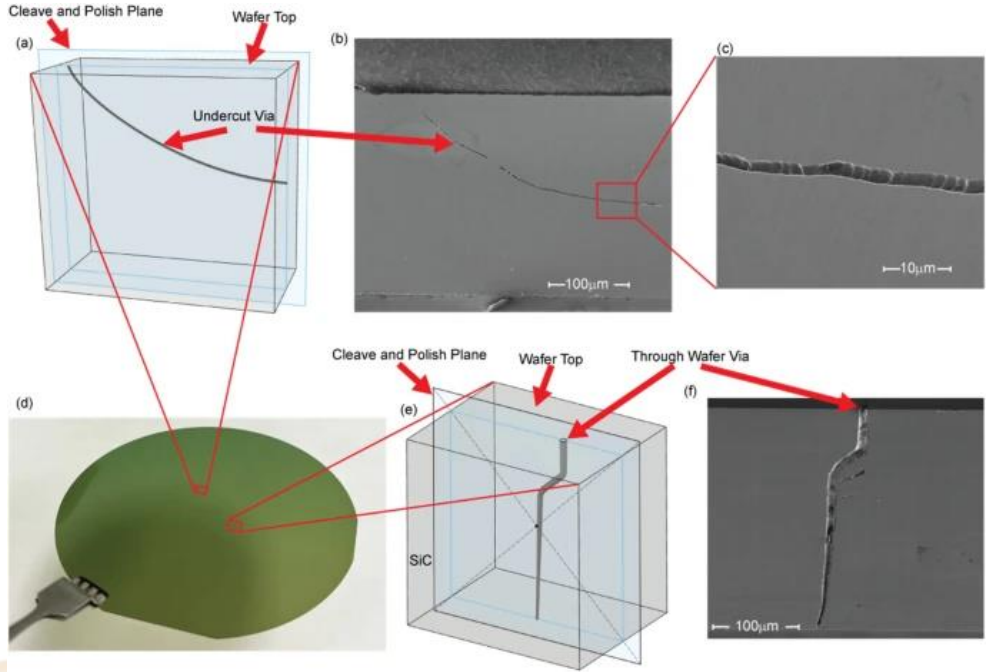
SiC通孔有望实现高深宽比，进一步契合先进封装未来高速、降温方向

- 根据Nature，3D集成涉及使用具有导电晶圆通孔（TWV）的中介层芯片，该芯片集成了两个或多个小芯片。这些小芯片可以连接到中介层的同一侧和/或不同侧。TWV提供小芯片之间的电气互连。为了实现高性能，小芯片之间需要高密度的互连。中介层中TWV密度的极限由TWV的最大纵横比决定，许多高纵横比通孔研究都使用硅作为其TWV衬底。然而，由于连接的小芯片会产生大量热量，因此需要具有高导热性的中介层来实现高性能。单晶碳化硅（SiC）是一种具有高导热性的半导体，这种属性可提供高散热性。

图：SiC可制备高深宽比且非线性的通孔，加快传输速度并降低散热难度



Jared E. Payne等人提出了一种利用SiC中的非线性光学效应的新型光电化学蚀刻方法增加通过SiC晶圆的过孔纵横比的技术。使用这种技术创建的 TWV 的纵横比可以非常高，大于 100:1。更重要的是，所展示的技术能够制造非视距通孔。由于延迟与长度的平方成正比，因此即使电阻增加，较高的纵横比过孔也会降低互连延迟。此外，3D蚀刻功能支持的TWV允许芯片之间最直接的连接路径，从而提高速度，降低功耗，并降低所需的散热。



SiC在结构强度上也胜于Si，减少此前开裂、翘曲等问题

- 根据Semivision，在 CoWoS-S 中，硅中介层与 TSV 相结合可提供出色的信号和电源完整性。然而，一旦中介层尺寸超过光罩边界，产量和机械脆性风险就会急剧上升。台积电正在探索使用单晶碳化硅（SiC）作为中介层或衬底，旨在利用SiC卓越的导热性和机械坚固性来增强散热和可靠性，同时克服硅中介层固有的尺寸和材料限制。
- 根据《Nonlinear Thermal Stress/Strain Analyses of Through SiC Via》，SiC中介层在界面处比硅中介层具有更高径向应力和更小轴向应变。

图：SiC的interposer在应力方面的表现优于传统Si interposer

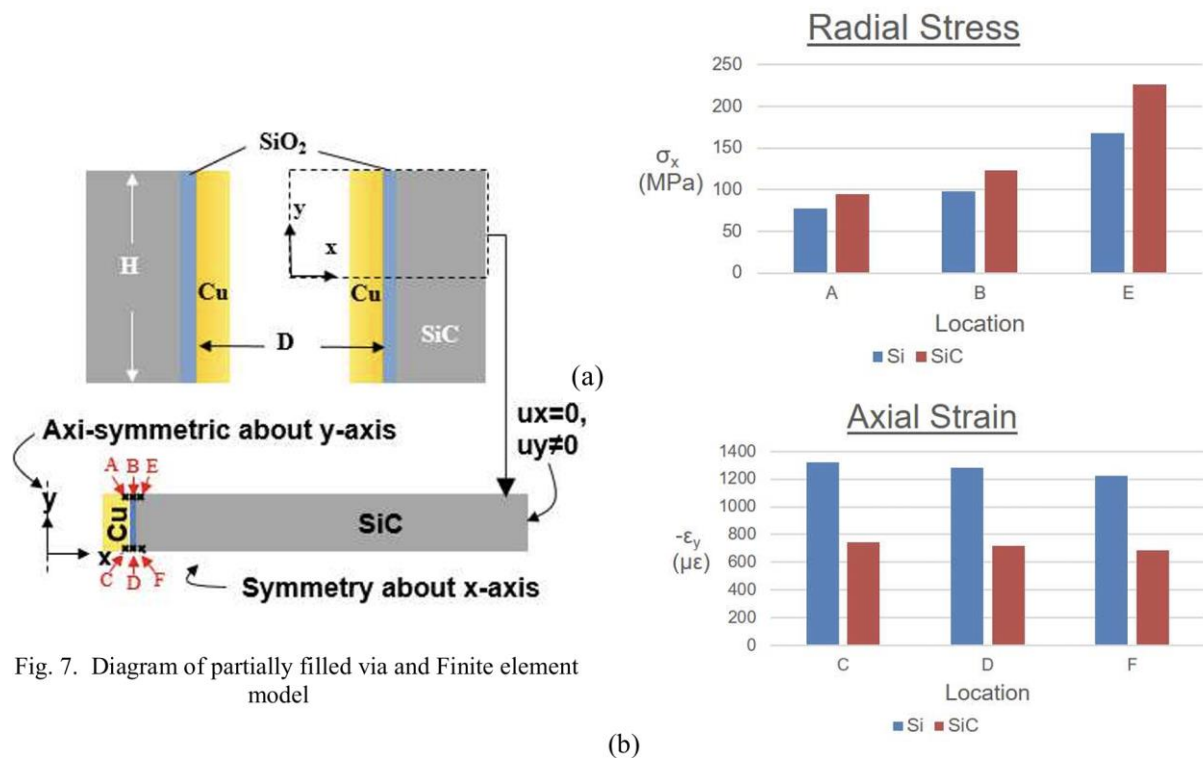


Fig. 7. Diagram of partially filled via and Finite element model

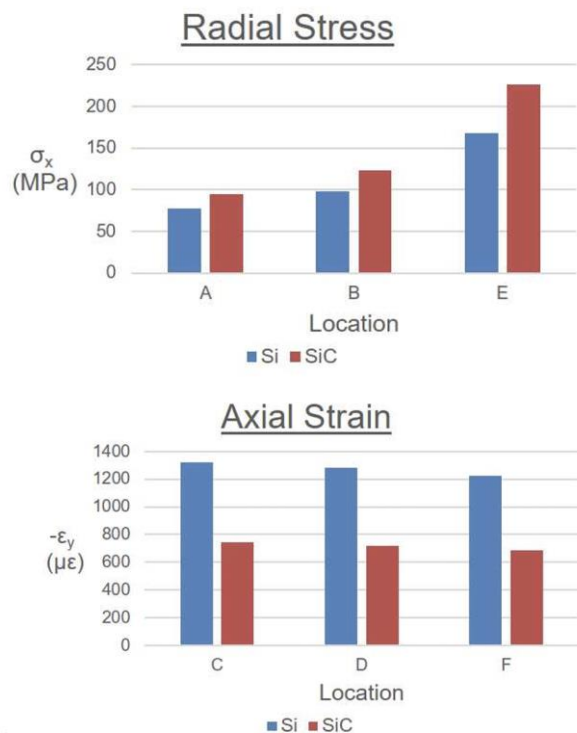


Fig. 8. Radial Stress (a) and Axial Strain (b) of partially Cu-filled Si and SiC interposer

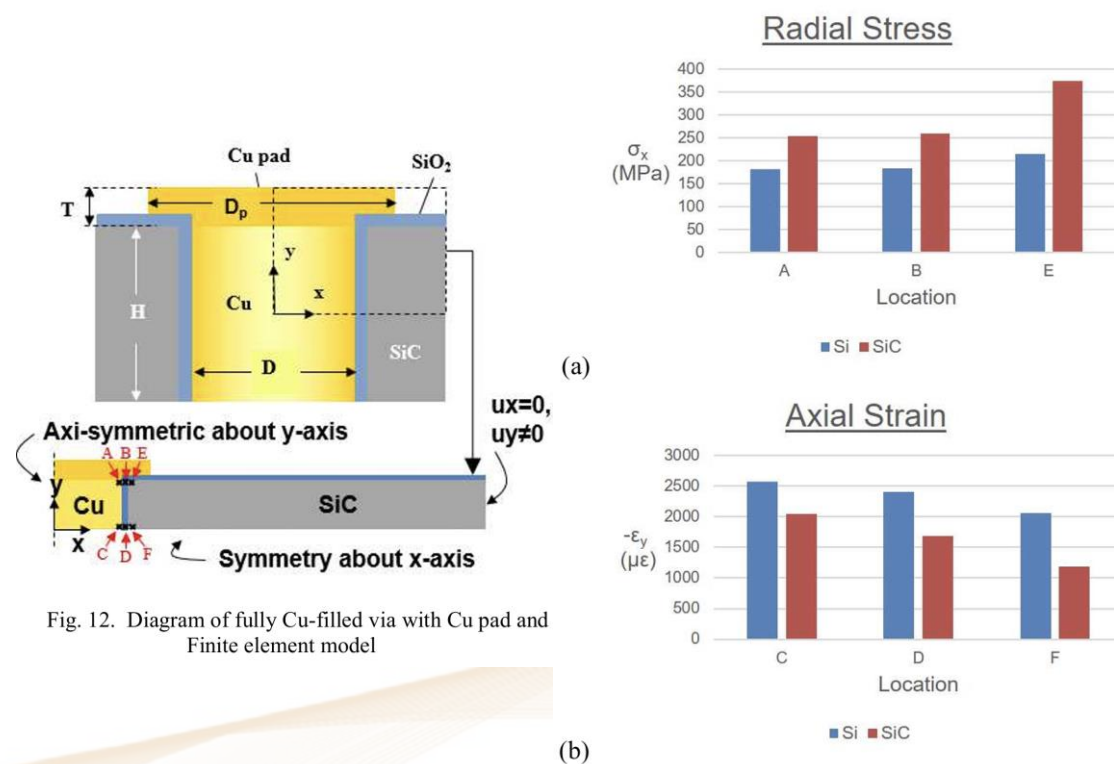


Fig. 12. Diagram of fully Cu-filled via with Cu pad and Finite element model

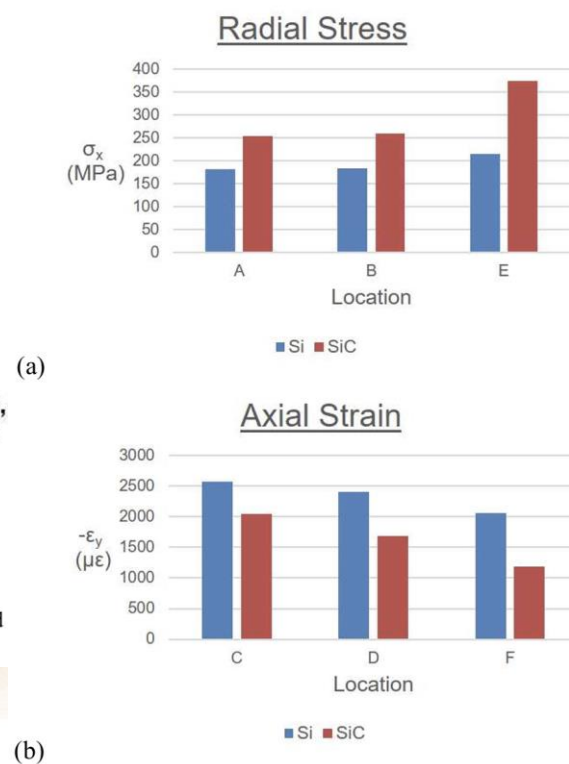


Fig. 13. Radial Stress (a) and Axial Strain (b) of Si and SiC interposer both with Cu pad

SiC在Interposer上的应用有望进一步扩展未来先进封装的性能边界

- 根据Piotr Mackowiak等人的论文，介绍了碳化硅（SiC）干法蚀刻工艺的开发与优化主要成果，研究成果应用于开发200μm厚带铜金属化的SiC中介层，所开发的蚀刻技术利用了SiC优异的电学和机械性能，为宽禁带衬底的3D集成提供了多种应用可能。
- 根据半导体产业纵横，SiC中介层的优势十分显著：热导率达 490W/mK（是硅的3倍以上），热膨胀系数（4.3ppm/°C）与芯片材料高度契合，既能高效散热，又能保障封装稳定性。

图：SiC的interposer为芯片集成提供了更多可能性

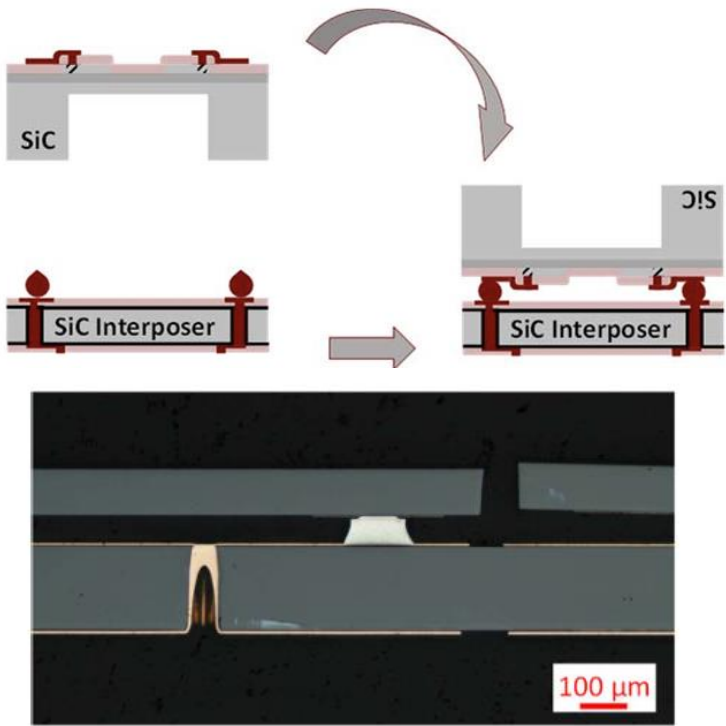


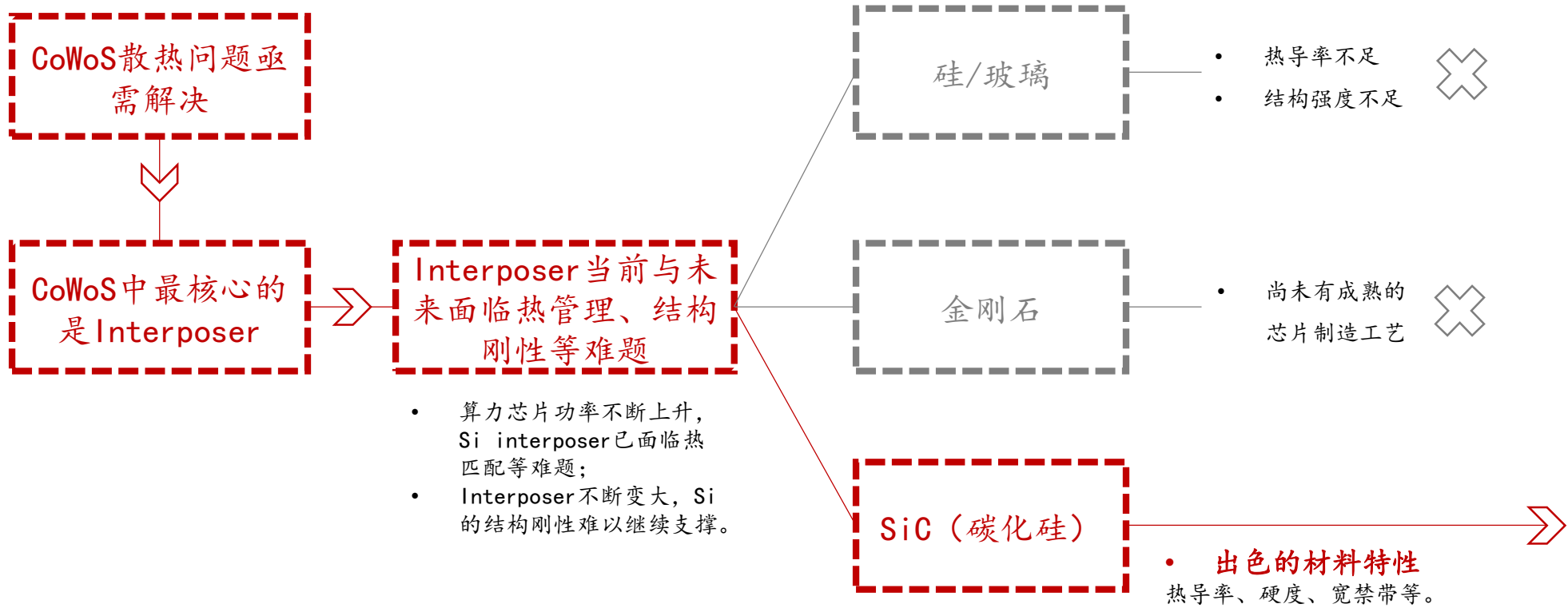
Fig. 16. Cross section of the SiC interioiser with flip chip assembled chips.

表：SiC的interposer有望有效提升算力芯片的散热性及性能

采用SiC interposer后	
工作温度	H100芯片可从95℃降至75℃
散热成本	降低30%
芯片寿命	延长2倍
互联距离	缩短50%
传输速度	提升20%

注：数据源于半导体产业纵横的相关报道

结论梳理：SiC有望成为未来CoWoS发展中Interposer最优解



SiC有望成为
未来CoWoS发
展中
Interposer
最优解

资料来源：Nature、北京大学、Semianalysis等公开资料整理，华西证券研究所

一、英伟达、台积电考虑使用SiC作为未来先进封装中介层

二、为何英伟达和台积电亟需解决CoWoS散热问题

三、为何SiC成为CoWoS interposer主要考虑对象

四、为何中国大陆SiC有望重点受益

五、SiC衬底、设备相关企业概况

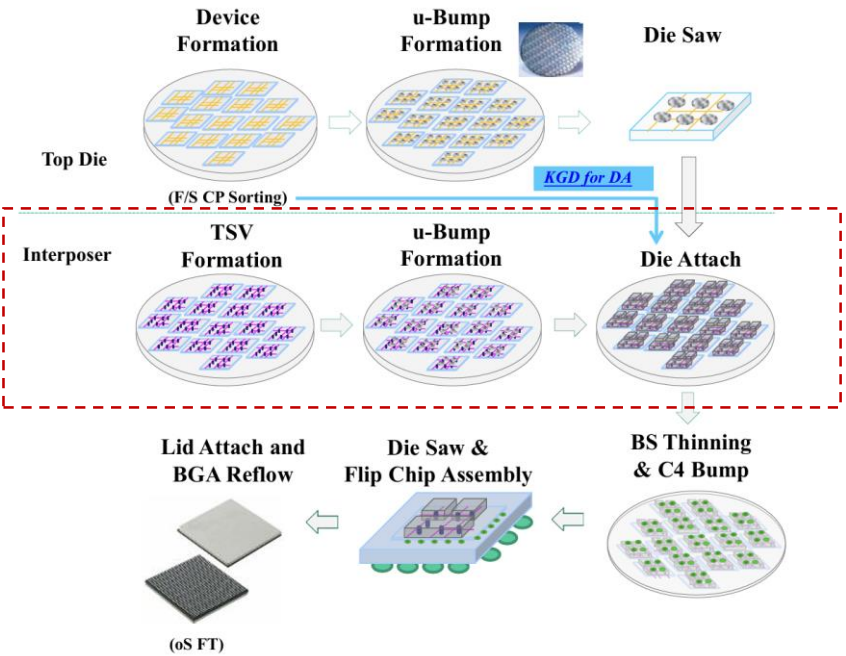
六、投资建议

七、风险提示

CoWoS需求巨大，如替换成SiC将有望激发巨大市场增量

- 根据Bloomberg，24-27年CoWoS的产能预计复合增长率为58%，到27年将达到137万片/年，如按后续35%的增长推算，至30年产能有望达到337万片。
- 根据国产碳化硅，2025年：全球碳化硅衬底（6英寸等效）年产能预计超过300万片，其中中国占比约30~40%。2028年预测：全球碳化硅功率器件市场规模达91.7亿美元，对应衬底需求超过500万片/年。
- 我们判断如按70% CoWoS替换SiC interposer来推演，则30年对应需要超230万片12吋SiC衬底，等效约为920万片6吋，远超当前产能供给。

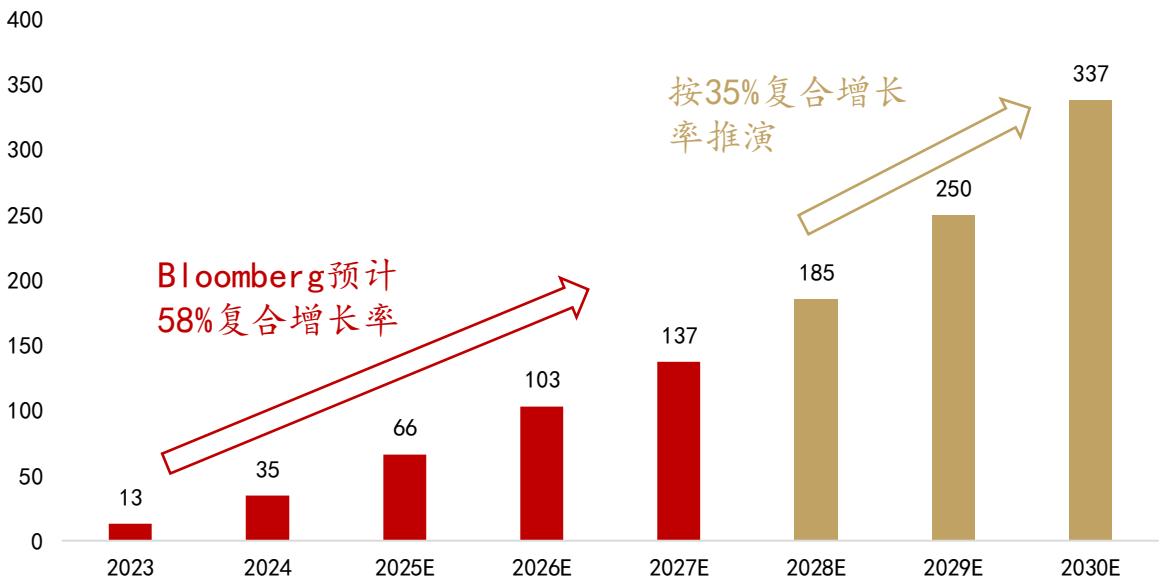
图：当前CoWoS在12英寸硅片的interposer进行封装



CoWoS的产能所指的就是12英寸 Interposer的消耗量

图：CoWoS产能未来有望持续大幅增长

TSMC CoWoS 产能（万片晶圆）



中国大陆在SiC衬底的投入较大，具备产业优势

- 我们判断普遍而言因长晶炉设备设计关系、CoWoS制程要求等，用于CoWoS Interposer的SiC大多需要新建产能，则可能会进一步拉大供需差距，从而推动行业加快12吋SiC发展。

公司名称	产能(万片/年)	项目状态	8吋情况	12吋情况
山东天岳先进科技股份有限公司	41.02	投产	批量生产	成功研制12吋半绝缘型、N型、P型碳化硅衬底
北京天科合达半导体股份有限公司	37.1	投产+在建	批量生产	推出12吋热沉级碳化硅衬底
中国电子科技集团	27.5	投产+在建	批量生产	成功研制出12吋半绝缘、N型碳化硅衬底
广州南砂晶圆半导体技术有限公司	30	投产	2024年，南砂晶圆8吋碳化硅北方基地项目正式投产	展示了12吋导电型碳化硅衬底
河北同光半导体股份有限公司	20	投产+规划	25年，年产20万片8吋碳化硅衬底项目启动，2027年全部投产	12吋导电型晶锭 (SEMICON China展会)
山西烁科晶体有限公司	16.8	投产	批量生产	成功研制出12吋高纯半绝缘 N型碳化硅衬底
山西天成半导体材料有限公司	1.2	投产	批量生产	12吋碳化硅长晶炉正在炉体组装和工艺调试阶段，预计25年第三季度正式投放市场
浙江晶盛机电股份有限公司	90	投产+在建	规模化量产	公司首条12英寸碳化硅衬底加工中试线在子公司浙江晶瑞SuperSiC正式通线
三安光电股份有限公司	68.4	投产+在建	8吋衬底及外延小规模量产	公司的12吋碳化硅衬底尚处于研发阶段，已生产出工程样品
北京晶格领域半导体有限公司	29.5	投产+规划	/	/
鑫笑半导体材料有限公司	27	投产+规划	8吋碳化硅衬底研发中	/
深圳国硕半导体科技有限公司	24	在建	/	/
安徽微芯长江半导体材料有限公司	15	投产	/	/
江苏集芯先进材料有限公司	15	在建	出售8吋碳化硅衬底	/
浙江东尼电子股份有限公司	13.5	投产+在建	小批量生产	/
山东粤海全半导体科技有限公司	11	投产	研发8吋碳化硅衬底	/
哈尔滨科友半导体产业装备与技术研究院有限公司	10	投产	批量生产	/
中电化合物半导体有限公司	8	投产	出售8吋碳化硅衬底	/
河北天达晶阳半导体技术股份有限公司	3	投产	/	/
合肥世纪全芯半导体有限公司	3	投产	突破8吋碳化硅关键技术	/
芜湖予麦半导体科技有限公司	3	在建	/	/
浙江晶越半导体有限公司	1.2	投产	出售8吋导电型碳化硅衬底	/
江苏超芯星半导体有限公司	未知	投产	批量生产	/
宁波合盛新材料有限公司	未知	投产	批量生产	/
杭州乾晶半导体有限公司	未知	在建	研制成功	/
浙江博蓝特半导体科技股份有限公司	未知	在建	/	/

资料来

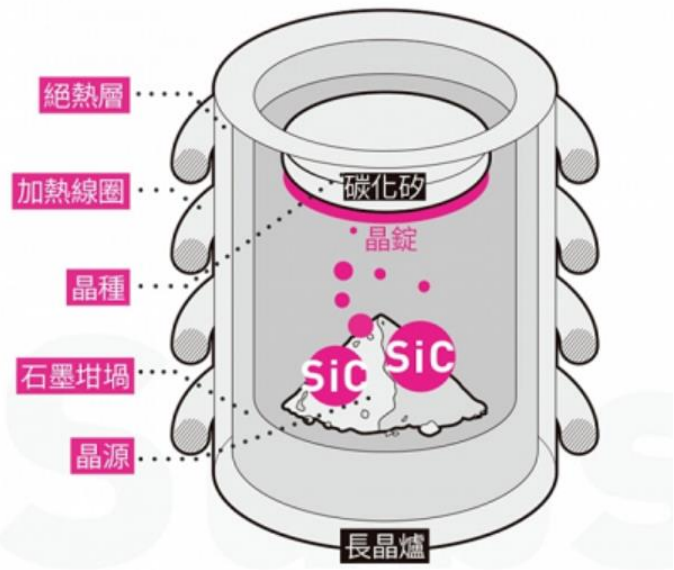
 中国大陆地区

海外头部厂商

公司名称	产能(万片/年)	8吋情况	工厂
Wolfspeed (Gree)	80-100	批量生产	美国纽约州莫霍谷工厂 美国北卡罗来纳州工厂 德国萨尔州工厂
II-VI (Coherent Crop)	30-40	批量生产	中国高意工厂 美国伊斯顿工厂 瑞典基斯塔工厂
罗姆 (ROHM)	30-40	批量生产	日本宫崎县工厂 福冈县工厂
意法半导体 (ST)	20-30	批量生产	意大利卡塔尼亚工厂 新加坡宏茂桥 重庆 (三安光电合资)
安森美 (Onsemi)	20-30	批量生产	捷克工厂 韩国富川工厂
英飞凌 (infineon)	10-20	批量生产	马来西亚居林工厂 奥地利菲拉赫工厂

SiC衬底制造流程和对应主要设备

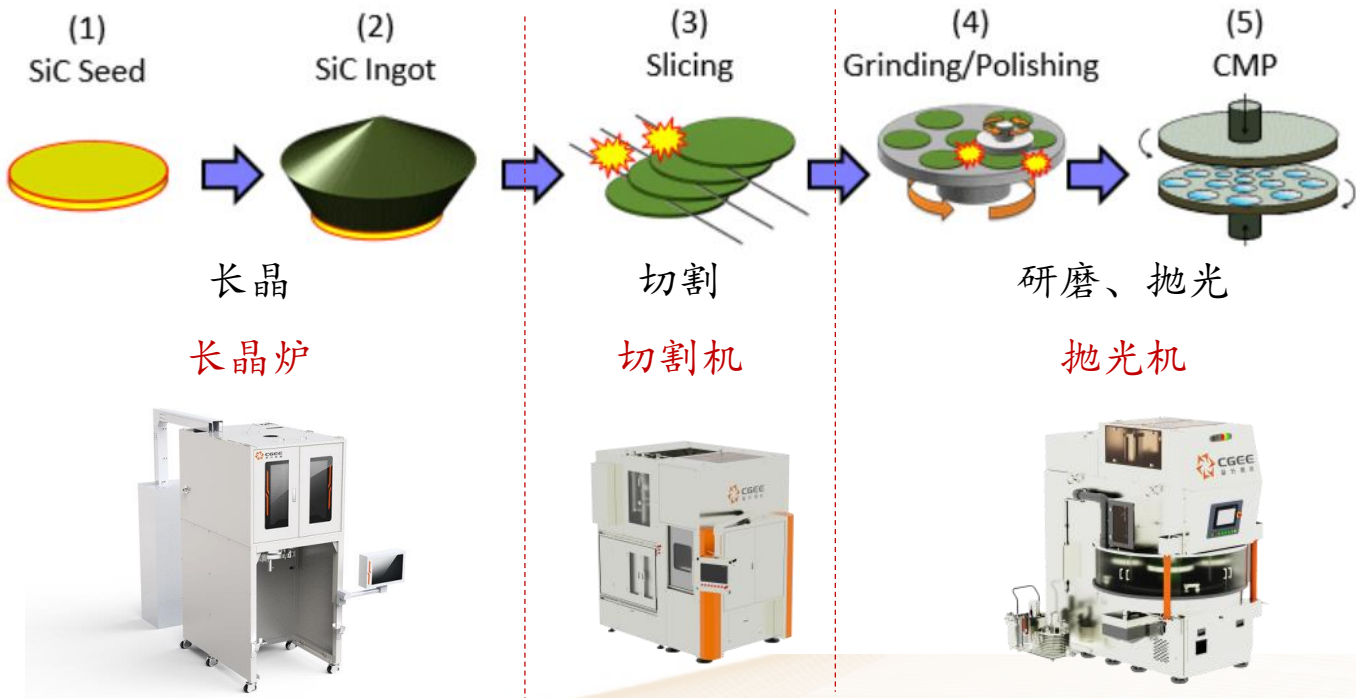
图：SiC衬底长晶



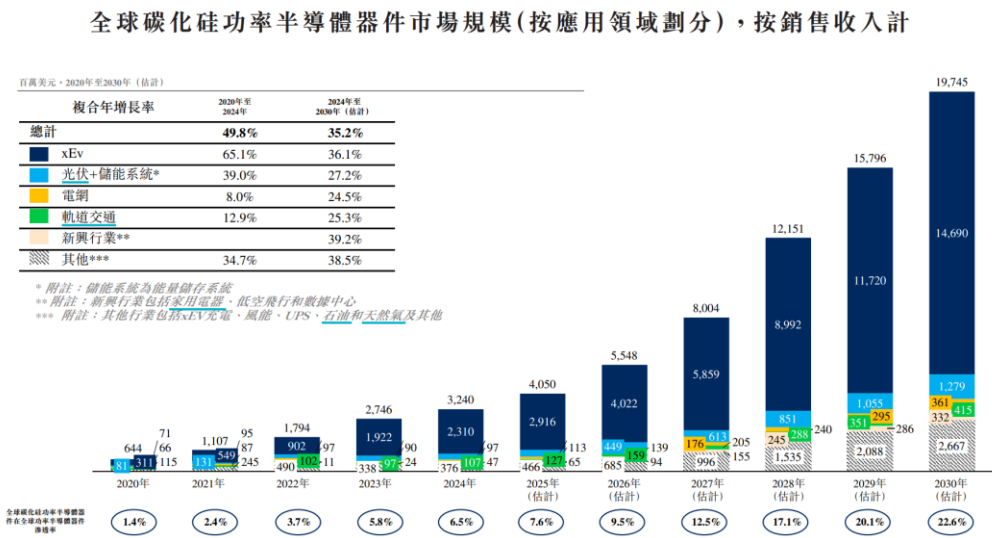
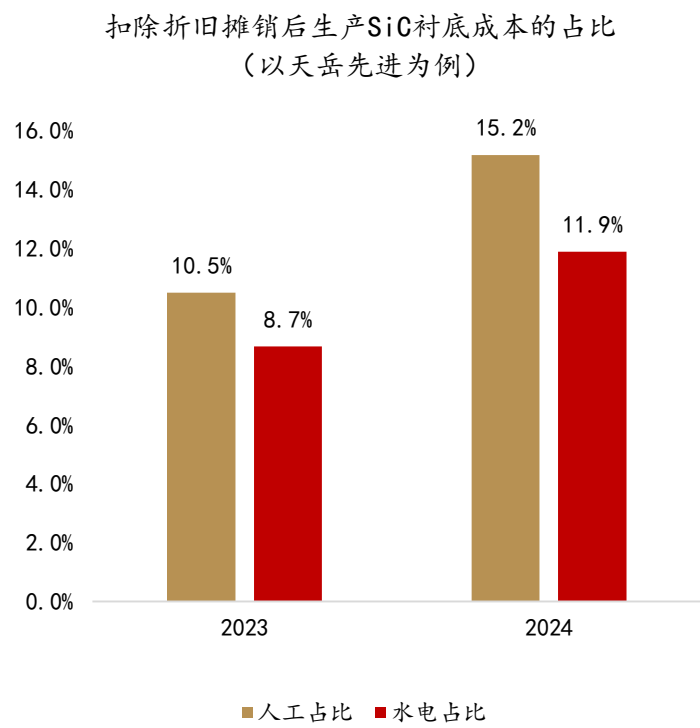
① 利用碳化矽晶種生長單晶

將碳化矽的粉體倒入長晶爐，透過高溫加熱，讓粉體變成蒸汽，冷凝後黏著在晶種上，形成碳化矽晶錠（或稱晶棒，Ingot）

图：SiC衬底制造与对应主要设备



- 我们认为在整个SiC产业链中，我国具备生产成本、下游支持等优势。
- 生产成本：参照天岳先进港股招股书显示，除去折旧摊销后，生产成本中近两成均为人工和水电成本，而我国具备更强、更充足的生产成本优势。
- 下游支持：目前SiC产业大多应用于新能源车领域，产业的发展离不开下游产业链的支持，而我国是全球新能源车产业链的最核心玩家，因此能更好的协助SiC产业链发展。



新能源份额		2019年	2020年	2021年	2022年	2023年	2024年		2025年		
		:年度	:年度	:年度	:年度	:年度	:2季度	:年度	:1季度	:2季度	:年度
中国 汇总		52.9%	41.2%	52.5%	63.2%	64.2%	67.4%	70.1%	66.8%	70.2%	67.7%
欧洲	德国	5.3%	14.2%	10.5%	7.9%	5.1%	3.7%	3.3%	4.1%	4.3%	4.2%
	法国	3.1%	6.6%	4.8%	3.2%	3.4%	2.8%	2.5%	2.2%	2.2%	2.2%
	挪威	4.0%	3.7%	2.4%	1.5%	0.8%	0.8%	0.7%	0.7%	0.7%	0.7%
	欧洲其他	7.8%	9.0%	6.9%	4.7%	5.7%	5.8%	5.4%	6.1%	5.5%	6.0%
	瑞典	2.1%	3.1%	2.1%	1.6%	1.3%	1.0%	0.9%	0.9%	1.0%	0.9%
	意大利	0.8%	1.8%	2.5%	1.4%	1.0%	0.9%	0.7%	1.0%	0.9%	1.0%
英国		3.3%	5.9%	5.0%	3.6%	3.3%	3.0%	3.2%	4.1%	2.4%	3.6%
欧洲 汇总		26.4%	44.4%	34.3%	23.9%	20.6%	18.2%	16.6%	19.1%	16.9%	18.5%
亚洲	韩国	1.6%	1.0%	1.1%	1.1%	0.8%	0.9%	0.8%	0.8%	0.8%	0.8%
其他	日本	1.8%	0.9%	0.6%	0.9%	1.0%	0.5%	0.6%	0.6%	0.4%	0.6%
	亚洲其他	0.1%	0.2%	0.3%	0.6%	1.7%	1.6%	1.7%	2.6%	2.6%	2.6%
亚洲其他 汇总		3.4%	2.0%	2.0%	2.6%	3.4%	3.0%	3.0%	4.0%	3.8%	3.9%
北美洲	北美其他	1.3%	0.9%	0.7%	0.7%	0.9%	1.0%	0.8%	0.7%	0.7%	0.7%
	美国	15.9%	11.4%	10.3%	9.2%	10.2%	9.3%	8.5%	8.4%	7.4%	8.2%
北美洲 汇总		17.2%	12.3%	11.0%	9.9%	11.0%	10.3%	9.3%	9.1%	8.1%	8.8%
南半球 汇总		0.2%	0.1%	0.1%	0.4%	0.8%	1.1%	1.0%	1.0%	1.0%	1.0%
总计		100%	100%	100%	100%	100%	100%	100%	100%	100%	100%

结论梳理：如CoWoS未来采用SiC，中国大陆SiC产业链有望重点受益



- 如按70% CoWoS替换SiC 和35%复合增长率来推演，则30年对应需要超230万片12吋SiC衬底，等效约为920万片6吋，远超当前产能供给。
- **投资规模**
中国大陆在SiC衬底产业的投资更大。
- **生产成本**
除去折旧摊销后，生产成本中近两成均为人工和水电成本。
- **下游支持**
目前SiC产业大多应用于新能源车领域，而我国是全球新能源车产业链的最核心玩家。

如CoWoS未来采用SiC，中国大陆SiC产业链有望重点受益

资料来源：Bloomberg、天岳先进、乘联数据等公开资料整理，华西证券研究所

一、英伟达、台积电考虑使用SiC作为未来先进封装中介层

二、为何英伟达和台积电亟需解决CoWoS散热问题

三、为何SiC成为CoWoS interposer主要考虑对象

四、为何中国大陆SiC有望重点受益

五、SiC衬底、设备相关企业概况

六、投资建议

七、风险提示

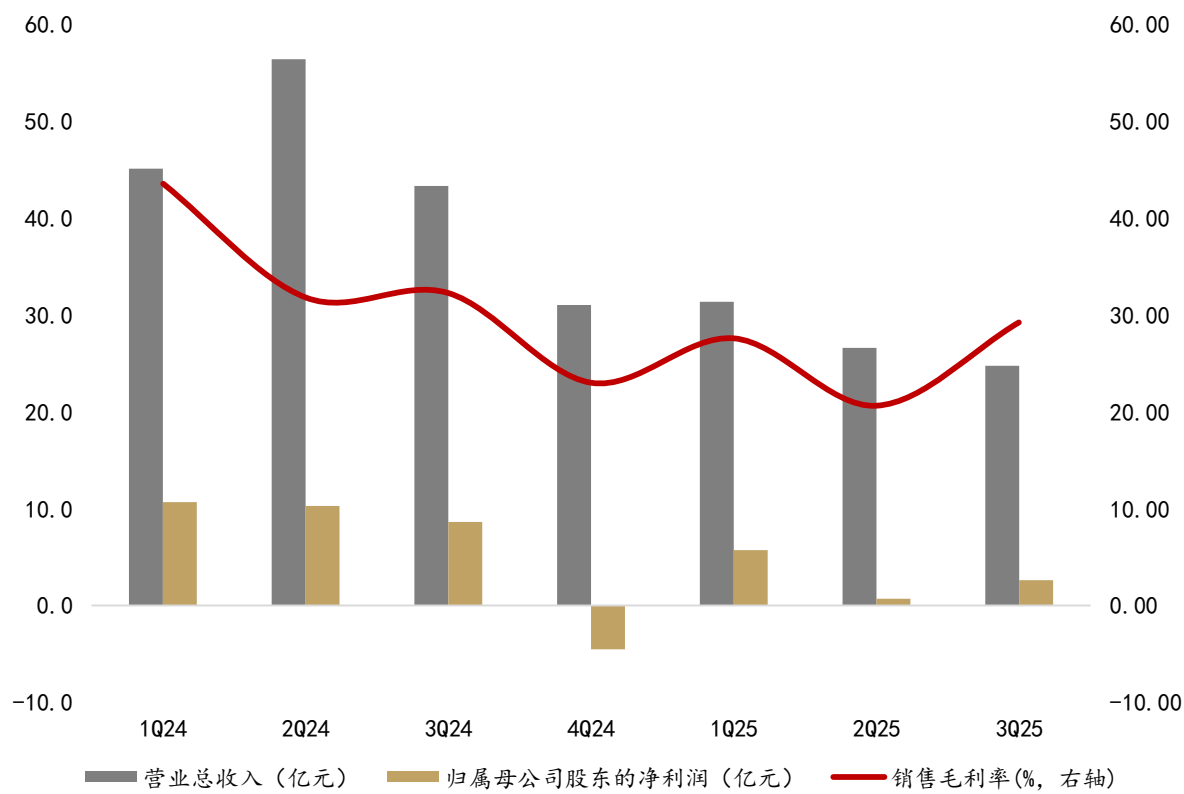
晶盛机电：SiC设备、衬底双布局

- 晶盛机电围绕硅、蓝宝石、碳化硅三大主要半导体材料开发一系列关键设备，并延伸至化合物衬底材料领域，为半导体、光伏行业提供全球极具竞争力的高端装备和高品质服务。
- 公司始终坚持先进材料、先进装备双引擎可持续发展的战略定位，形成了装备+材料协同发展的良性产业布局，主营业务产品涉及半导体装备、半导体衬底材料以及半导体耗材及零部件领域。

图：晶盛机电主要业务



图：晶盛机电Q3利润与毛利有所改善



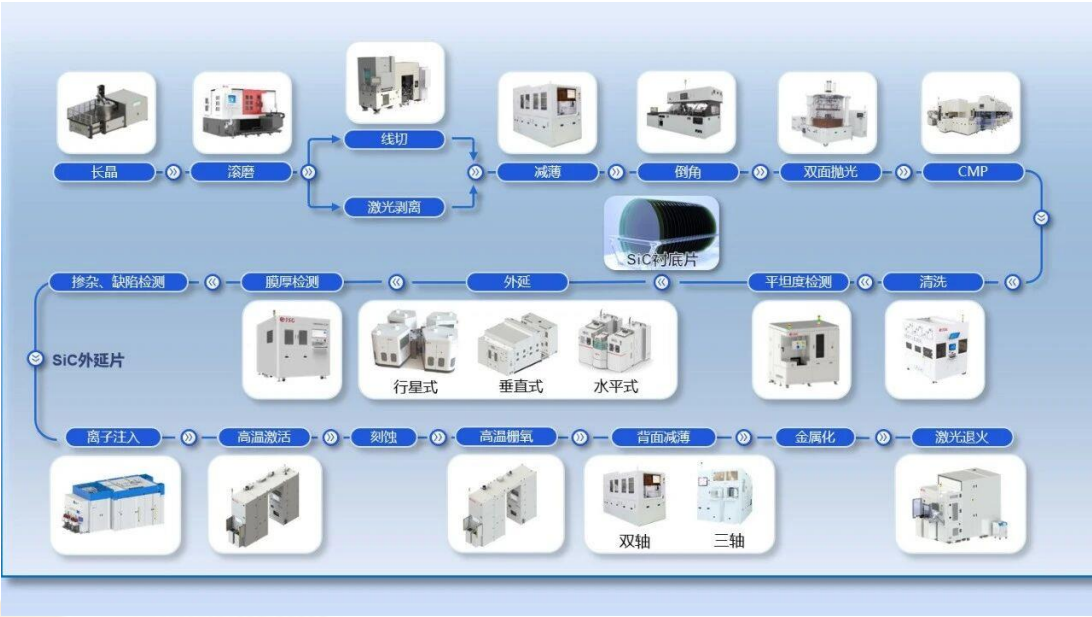
晶盛机电：大力布局衬底产能，率先进入12英寸领域

- 公司积极布局碳化硅产能，在上虞布局年产30万片碳化硅衬底项目；并基于全球碳化硅产业的良好发展前景和广阔市场，在马来西亚槟城投建8英寸碳化硅衬底产业化项目，进一步强化公司在全球市场的供应能力；同时，在银川投建年产60万片8英寸碳化硅衬底片配套晶体项目，不断强化公司在碳化硅衬底材料领域的技术和规模优势。
- 9月26日，首条12英寸碳化硅衬底加工中试线在晶盛机电子公司浙江晶瑞SuperSiC正式通线，至此，浙江晶瑞SuperSiC真正实现了从晶体生长、加工到检测环节的全线设备自主研发，100%国产化，标志着晶盛在全球SiC衬底技术从并跑向领跑迈进，迈入高效智造新阶段。

图：晶盛机电12英寸中试线通线



图：晶盛机电设备基本涵盖SiC产业主要环节



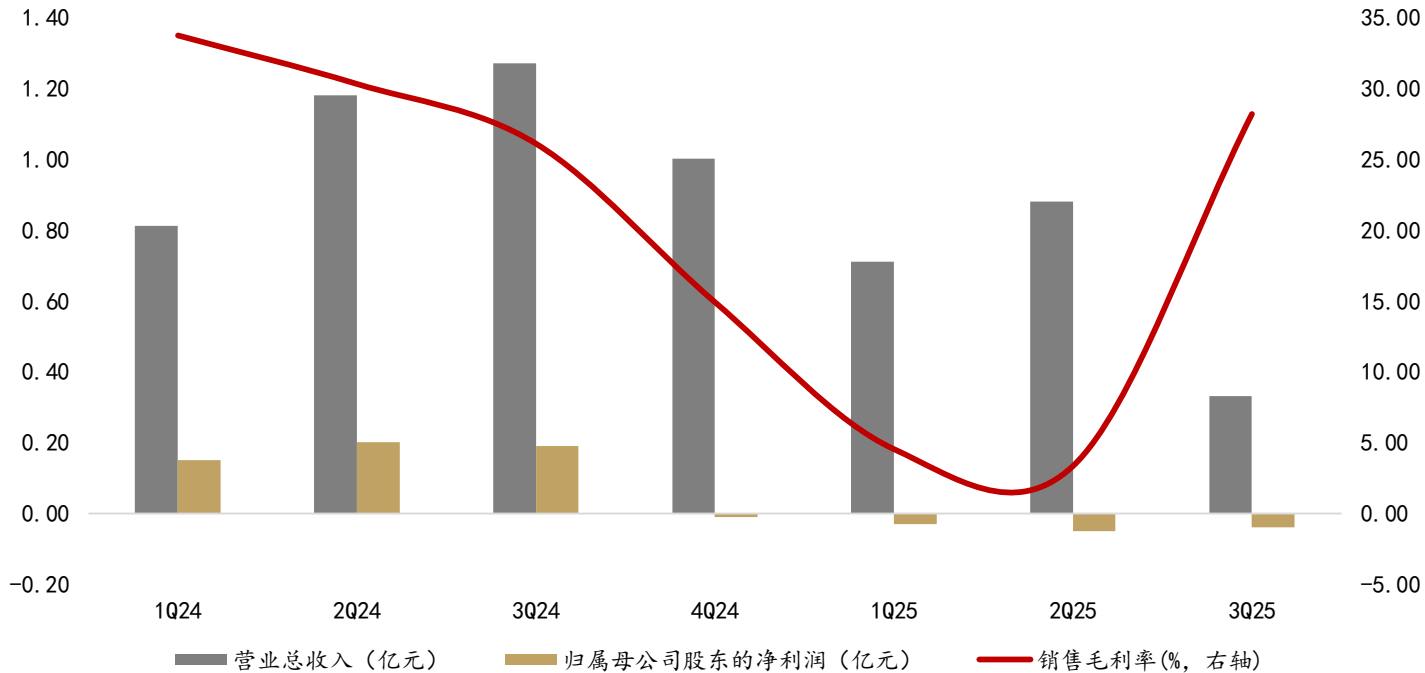
晶升股份：专注长晶设备，外延至相关设备

- 晶升股份专注于晶体生长设备和材料制备技术的研发、生产与销售，重点攻克大尺寸半导体级单晶硅炉、碳化硅（SiC）长晶炉、衬底加工设备及外延生长设备等关键装备的技术难题。通过持续创新，突破国外技术垄断，推动半导体高端装备国产化，保障了我国半导体产业链安全。
- 公司的碳化硅晶体生长设备为核心业务之一，公司敏锐洞察到客户对衬底材料“提质降本”的核心诉求，积极推动技术链延伸，构建了从碳化硅粉料合成、晶体生长、晶锭加工到外延生长的全流程设备供应能力，为客户提供一站式、高效率、高可靠性的装备支持，助力碳化硅产业链国产化进程。

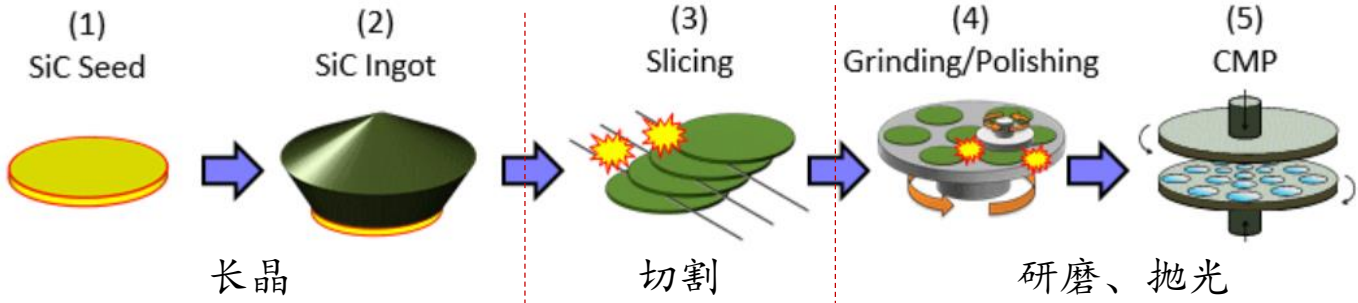
图：晶升股份长晶炉



图：晶升股份Q3毛利率大幅改善



晶升股份：SiC相关设备齐全



粉料合成机



长晶炉



切割机



抛光机



外延机

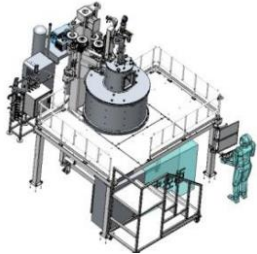


减薄机



- 公司的SiC长晶设备优化高温长晶炉的温场控制与生长速率，提升晶体良率和尺寸（覆盖6英寸至12英寸）。
- 根据晶升股份，SiC（碳化硅）有望取代传统硅成为CoWoS、SoW等先进封装的Interposer（中介层）材料，公司确有以下客户已于数月前向台积电送样，并将逐步进行小批量供应。针对这一新的技术转向，公司会继续保持与客户的紧密合作，积极推进相关业务的开展。

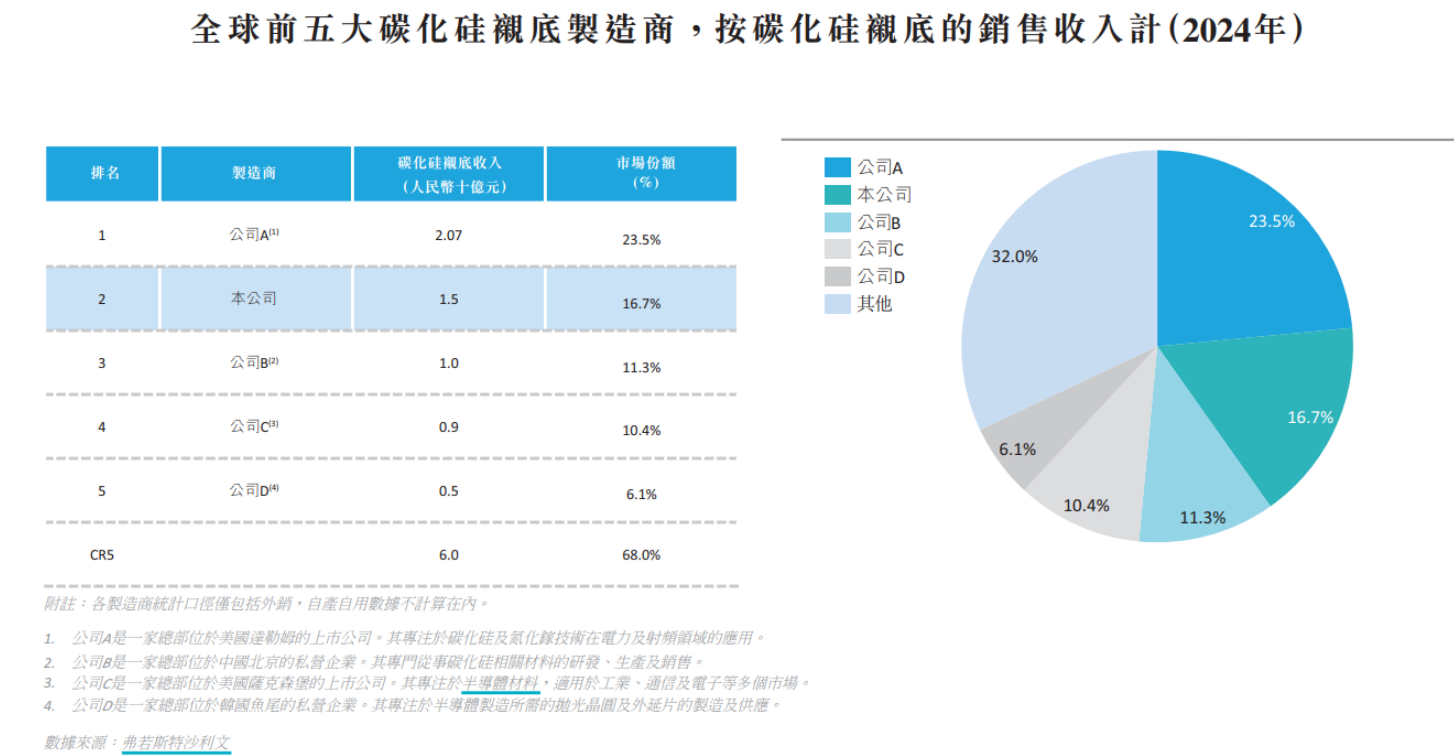
图：晶升股份拥有多种SiC长晶炉产品

SiC长晶炉类型	SSD系列感应加热PVT 碳化硅单晶炉	SCET420系列感应加热 PVT碳化硅单晶炉	SCMP系列感应加热PVT 碳化硅单晶炉	SCR1200系列电阻加 热PVT碳化硅单晶炉	SCMP/LP系列TSSG法碳 化硅单晶炉	SCMP570D系列碳化硅 单晶炉	LP-SCMP1200系列液相 碳化硅单晶炉
部分特点	设备采用模块化架构设计，兼容主动水冷与气体对流双模式石英腔室冷却系统。	设备集成高频电磁屏蔽结构设计，采用真空腔体参数定点标定与温度二次补偿校准技术，配置独立装料模块。	设备采用集成化结构设计有效优化垂直空间占比，提升系统兼容性。	搭载晶体生长界面观测系统，基于CCD图像传感与数字图像处理技术，实时反馈晶体形貌及固液界面形态特征，为生长动力学参数优化提供数据支撑。	设备基于顶部籽晶溶液生长法（TSSG），集成CCD在线晶体形貌监测系统、高精度质量传感器及电阻法熔体液位动态反馈技术。	设备创新采用一体化结构设计，通过紧凑型热场布局与模块化组件集成，显著提升空间利用率并降低厂房高度与设备占地面积需求。	设备在PVT法线圈内置金属炉技术架构基础上，创新开发感应耦合液相单晶生长系统。
图片							

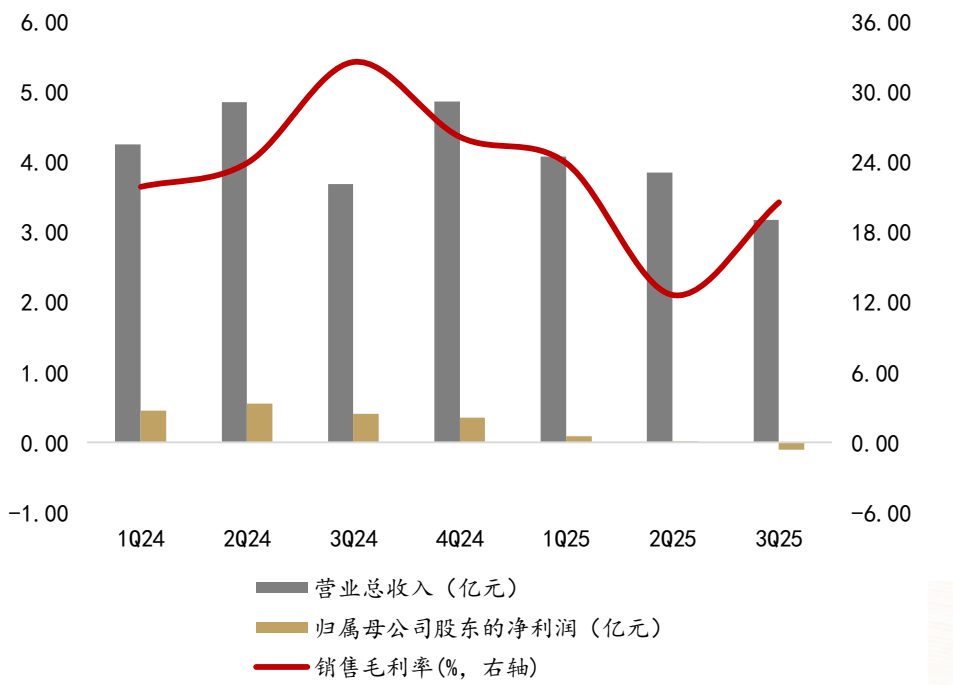
天岳先进（A+H）：SiC衬底龙头企业

- 山东天岳先进科技股份有限公司成立于2010年11月，是一家专注于碳化硅单晶衬底材料研发、生产和销售的科技型企业。2022年A股上市688234.SH，2025年港股上市2631.HK。
- 根据公司港股招股书，按2024年碳化硅衬底销售收入计，本公司是全球排名第二的碳化硅衬底制造商，市场份额为16.7%。

图：天岳先进按外售收入计市场份额全球第二



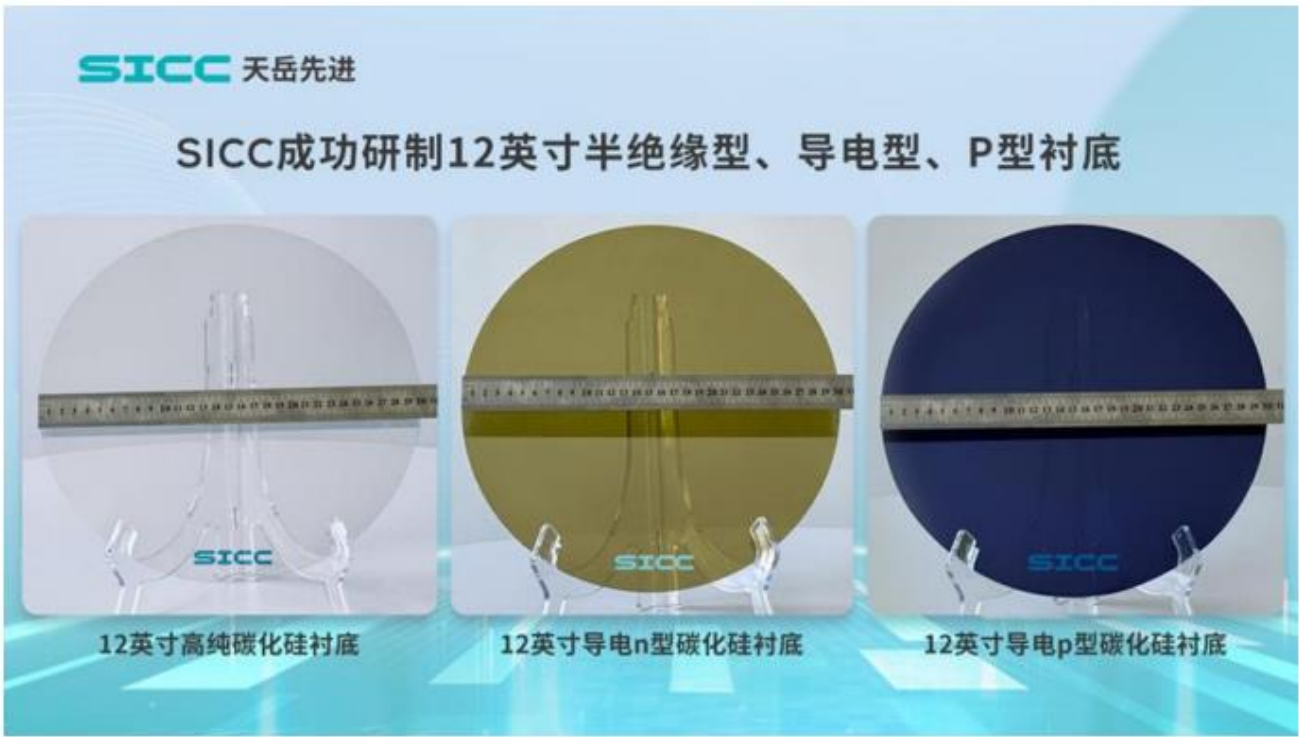
图：天岳先进Q3毛利率有所回升



天岳先进（A+H）：行业技术先行者，获全球客户认可

- 根据公司半年报，公司是研发及生产碳化硅衬底的先驱及创新者。我们是全球少数能够批量出货8英寸碳化硅衬底的市场参与者之一。2024年11月，公司推出业内首款12英寸碳化硅衬底，这标志着我们向大尺寸碳化硅衬底时代迈出了重要一步。
- 公司积极提升产能布局。目前已形成山东济南、上海临港碳化硅半导体材料生产基地，设计产能每年超40万片，高品质碳化硅衬底产品供应能力持续提升。公司积极开拓海外市场。公司高品质导电型碳化硅衬底产品加速“出海”，获得英飞凌、博世、安森美等下游电力电子、汽车电子领域的国际知名企业合作。

图：天岳先进24年已推出12英寸相关产品



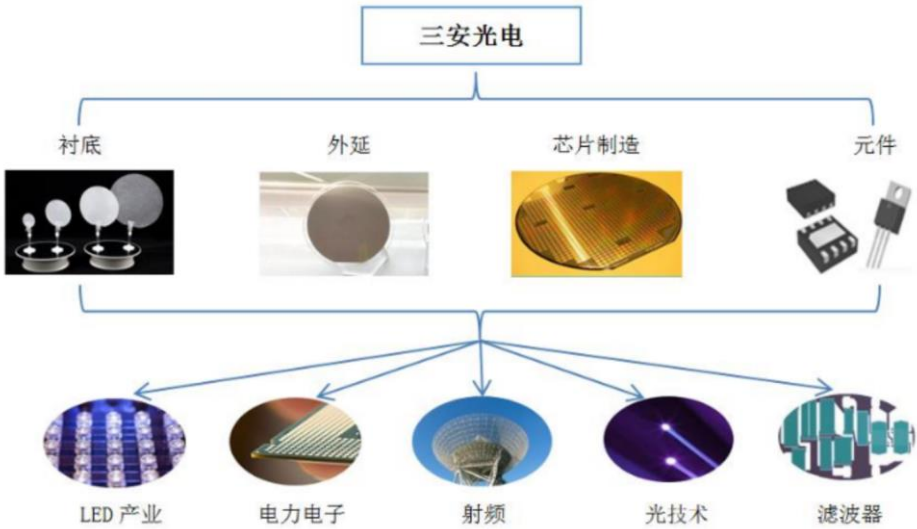
图：天岳先进25年获半导体国际金奖



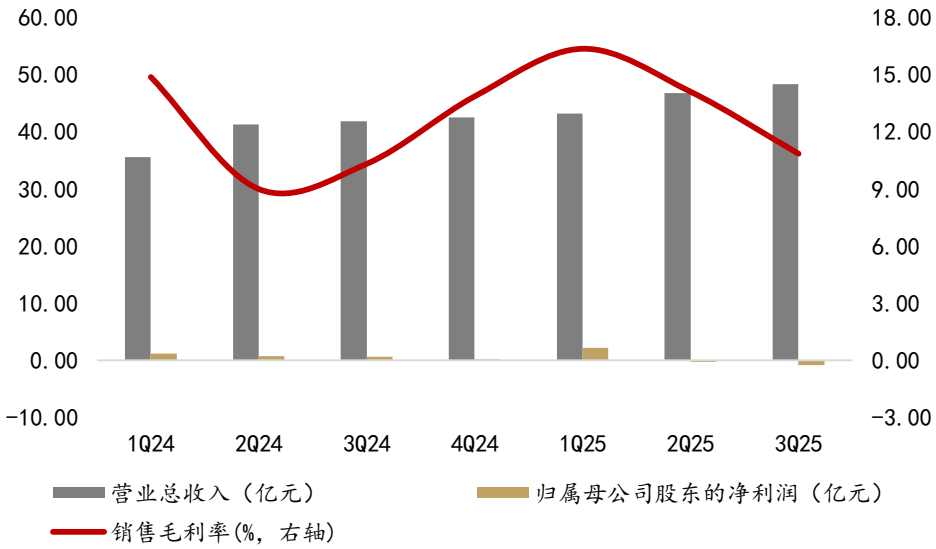
三安光电：从衬底到器件全面布局

- 三安光电主要从事化合物半导体材料与器件的研发、生产和销售，以蓝宝石、砷化镓、氮化镓、碳化硅、磷化铟、氮化铝等化合物半导体新材料所涉及的外延片、芯片为核心主业。
- 根据公司互动易，2025年前三季度，贵金属废料销售暂定价格与上海黄金交易所价格走势差异调整导致公司投资收益减少，公司前三季度投资净收益为-2.54亿元。

图：三安光电主要业务



图：三安光电受投资收益影响，利润出现小幅下滑



三安光电：与意法强强结合，助力公司在SiC领域的综合实力

- 根据公司半年报，湖南三安与意法半导体在重庆设立的合资公司安意法生产碳化硅外延、芯片独家销售给意法半导体，已于2025年2月实现通线，目前其芯片产品已交付意法半导体进入可靠性验证阶段，安意法首次建设产能2,000片/月，规划达产后8吋外延、芯片产能为48万片/年；为保证未来合资公司对碳化硅衬底材料的需求，湖南三安的全资子公司重庆三安将匹配生产碳化硅衬底供应给安意法，首次建设产能2,000片/月，已开始逐步释放产能，规划达产后8吋衬底产能为48万片/年。
- 公司的12吋碳化硅衬底尚处于研发阶段，已生产出工程样品，将继续进行设备调试、提升良率及产品性能。

图：安意法于今年正式通线



图：湖南三安设备搬入



天科合达（未上市）：中国衬底主要企业，衬底销量破百万

- 北京天科合达半导体股份有限公司（简称“天科合达”）成立于2006年，总部位于北京市大兴区，是国内率先从事第三代半导体碳化硅单晶衬底及相关产品研发、生产和销售的国家级高新技术企业之一，也是国内碳化硅单晶衬底领域生产规模较大、产品种类较全的碳化硅衬底供应商。
- 根据行家说三代半，2025年上半年，天科合达的碳化硅衬底交付量与去年同期相比实现了显著增长。出货量方面，受益于下游客户的需求增长，截至2025年初，天科合达在全球范围内累计销售了超过100万片碳化硅衬底。

图：天科合达SiC产品

导电型 (N-Type)



4英寸导电型衬底
4-inch N-Type Substrate



6英寸导电型衬底
6-inch N-Type Substrate



8英寸导电型衬底
8-inch N-Type Substrate

半绝缘型 (Semi-insulating Type)



4英寸半绝缘型衬底
4-inch Semi-insulating Substrate



6英寸半绝缘型衬底
6-inch Semi-insulating Substrate

光波导型 (Waveguide)



8英寸光波导型衬底
8-inch Waveguide Substrate

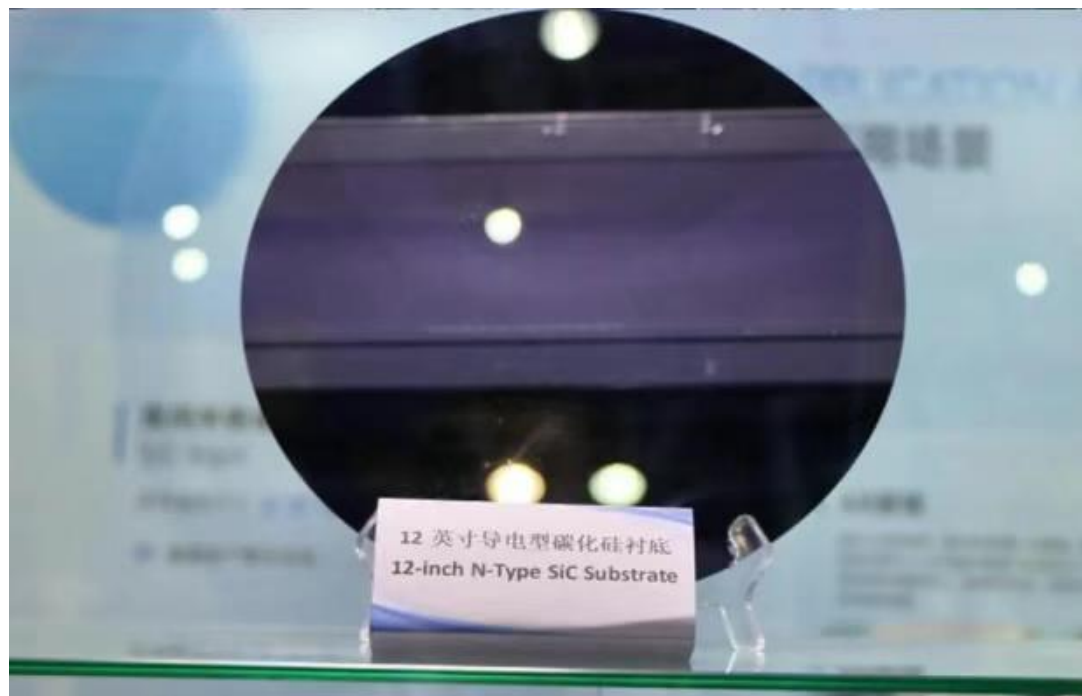
图：天科合达二期动工



南砂晶圆（未上市）：深耕衬底领域，技术团队实力雄厚

- 广州南砂晶圆半导体技术有限公司于2018年9月注册成立，是一家从事碳化硅单晶材料研发、生产和销售的国家高新技术企业，荣获国家级专精特新重点“小巨人”称号。公司创业初期以山东大学多年来研发的最新技术成果为基础，同山东大学徐现刚教授团队开展全方位产学研合作。早年在蒋民华院士的指导下，长江学者徐现刚特聘教授带领团队历经多年研发，成功突破了碳化硅单晶生长及衬底制备技术，为碳化硅衬底的国产商业化奠定了良好的基础。

图：南砂晶圆12吋产品



图：南砂晶圆衬底获奖



河北同光（未上市）：与中科院合作专注衬底领域业务

- 河北同光半导体股份有限公司，成立于2012年，专业从事碳化硅单晶片研发，生产和销售。与中国科学院半导体研究所密切合作，搭建创新平台，历经几年不懈努力，同光已经逐渐跻身到行业的第一梯队。建成从原料合成、晶体生长、衬底加工，到晶片检测国际先进，完整的碳化衬底生产线。

图：河北同光SiC产品



图：河北同光12吋SiC产品



- 通威股份

通威集团通过旗下控股子公司通威微电子布局碳化硅赛道。成立于2021年9月的通威微电子，用三年时间实现了业务覆盖6英寸、8英寸导电型碳化硅晶体及衬底片，形成了从粉料合成、晶体生长到衬底加工的完整自主知识产权技术体系。

- 天富能源

截至2025年6月30日，天富集团持有天科合达11.62%的股份，为第一大股东，亦是天科合达的控股股东；天富能源持有天科合达9.09%的股份，为第二大股东。

- 华纬科技

公司的控股股东浙江华纬在0831投资入股诸暨市晶裕达半导体科技有限公司，占股约9.4%。晶裕达首款研磨减薄抛光(CMP)设备已经完成测试。即将投入8-12寸硅晶圆的14/7/5奈米芯片制程、CoWoS先进封装的晶圆减薄至35微米以下、6-8寸碳化硅(SiC)晶圆与功率芯片制造。

- 宇晶股份

公司应用于碳化硅衬底材料加工的6-8英寸高精度数控切、磨、抛设备已实现批量销售，成为碳化硅衬底加工设备的主要供应商之一。

一、英伟达、台积电考虑使用SiC作为未来先进封装中介层

二、为何英伟达和台积电亟需解决CoWoS散热问题

三、为何SiC成为CoWoS interposer主要考虑对象

四、为何中国大陆SiC有望重点受益

五、SiC衬底、设备相关企业概况

六、投资建议

七、风险提示

投资建议

- 解决CoWoS封装散热问题成为AI算力芯片发展重要课题

根据《高算力Chiplet的热管理技术研究进展》，集成电路发展受到“功耗墙”的严重制约。英伟达和AMD在追求算力大幅提升的情况下，不得不继续提高芯片功率。主流算力芯片基本标配CoWoS封装，尤其英伟达算力芯片全部使用CoWoS封装。因此我们认为AI算力芯片的发展亟需解决CoWoS封装散热的难题。

- SiC有望成为未来CoWoS发展中Interposer最优解

CoWoS核心价值在于interposer（中介层）的连通作用，Interposer当前与未来面临热管理、结构刚性等难题。根据北京大学、Nature等相关论文，当前的Si和玻璃在材料特性上不及SiC与金刚石，而金刚石仍难以匹配芯片制造工艺，因此我们判断，因为SiC在性能与可行性两方面的优势，有望成为未来CoWoS interposer的最适宜替代材料。

- 如CoWoS未来采用SiC，中国大陆SiC产业链有望重点受益

如CoWoS未来将Interposer替换为SiC，且如按70% CoWoS替换SiC 和35%复合增长率来推演，则30年对应需要超230万片12吋SiC衬底，等效约为920万片6吋，远超当前产能供给。而中国大陆SiC具备投资规模、生产成本、下游支持的三大优势，未来有望重点受益。

投资建议

虽然材料替换仍需产业和技术的进一步推进，但我们认为趋势上SiC有较大的可能获得一个全新巨大的增长机遇，SiC衬底与设备公司有望重点受益。受益标的：晶盛机电、晶升股份、天岳先进、三安光电、通威股份、天富能源、华纬科技、宇晶股份等。

一、英伟达、台积电考虑使用SiC作为未来先进封装中介层

二、为何英伟达和台积电亟需解决CoWoS散热问题

三、为何SiC成为CoWoS interposer主要考虑对象

四、为何中国大陆SiC有望重点受益

五、SiC衬底、设备相关企业概况

六、投资建议

七、风险提示

新技术推进不及预期

■ 产业增量来源于CoWoS将使用SiC替代现有的Si interposer（硅中介层），但技术推进仍需克服各类难题，如实际推进不及预期，可能对于产业链未来成长产生一定影响。

行业竞争加剧

■ SiC行业作为新兴产业，参与者较多，若行业竞争加剧，可能会影响产业链相关公司业绩表现。

地缘政治风险

■ 算力芯片所使用的CoWoS等先进封装可能会受到地缘政治影响，政策的变化可能对相关业务正常运营形成一定影响。

分析师承诺

作者具有中国证券业协会授予的证券投资咨询执业资格或相当的专业胜任能力，保证报告所采用的数据均来自合规渠道，分析逻辑基于作者的职业理解，通过合理判断并得出结论，力求客观、公正，结论不受任何第三方的授意、影响，特此声明。

评级说明

公司评级标准	投资评级	说明
以报告发布日后的6个月内公司股价相对上证指数的涨跌幅为基准。	买入	分析师预测在此期间股价相对强于上证指数达到或超过15%
	增持	分析师预测在此期间股价相对强于上证指数在5%—15%之间
	中性	分析师预测在此期间股价相对上证指数在-5%—5%之间
	减持	分析师预测在此期间股价相对弱于上证指数5%—15%之间
	卖出	分析师预测在此期间股价相对弱于上证指数达到或超过15%
行业评级标准		
以报告发布日后的6个月内行业指数的涨跌幅为基准。	推荐	分析师预测在此期间行业指数相对强于上证指数达到或超过10%
	中性	分析师预测在此期间行业指数相对上证指数在-10%—10%之间
	回避	分析师预测在此期间行业指数相对弱于上证指数达到或超过10%

华西证券研究所：

地址：北京市西城区太平桥大街丰汇园11号丰汇时代大厦南座5层

网址：<http://www.hx168.com.cn/hxzq/hxindex.html>

免责声明

华西证券股份有限公司（以下简称“本公司”）具备证券投资咨询业务资格。本公司签约客户使用。本公司不会因接收人收到或者经由其他渠道转发收到本报告而直接视其为本公司客户。

本报告基于本公司研究所及其研究人员认为的已经公开的资料或者研究人员的实地调研资料，但本公司对该等信息的准确性、完整性或可靠性不作任何保证。本报告所载资料、意见以及推测仅于本报告发布当日的判断，且这种判断受到研究方法、研究依据等多方面的制约。在不同时期，本公司可发出与本报告所载资料、意见及预测不一致的报告。本公司不保证本报告所含信息始终保持在最新状态。同时，本公司对本报告所含信息可在不发出通知的情形下做出修改，投资者需自行关注相应更新或修改。

在任何情况下，本报告仅提供给签约客户参考使用，任何信息或所表述的意见绝不构成对任何人的投资建议。市场有风险，投资需谨慎。投资者不应将本报告视为做出投资决策的惟一参考因素，亦不应认为本报告可以取代自己的判断。在任何情况下，本报告均未考虑到个别客户的特殊投资目标、财务状况或需求，不能作为客户进行客户买卖、认购证券或者其他金融工具的保证或邀请。在任何情况下，本公司、本公司员工或者其他关联方均不承诺投资者一定获利，不与投资者分享投资收益，也不对任何人因使用本报告而导致的任何可能损失负有任何责任。投资者因使用本公司研究报告做出的任何投资决策均是独立行为，与本公司、本公司员工及其他关联方无关。

本公司建立起信息隔离墙制度、跨墙制度来规范管理跨部门、跨关联机构之间的信息流动。务请投资者注意，在法律许可的前提下，本公司及其所属关联机构可能会持有报告中提到的公司所发行的证券或期权并进行证券或期权交易，也可能为这些公司提供或者争取提供投资银行、财务顾问或者金融产品等相关服务。在法律许可的前提下，本公司的董事、高级职员或员工可能担任本报告所提到的公司的董事。

所有报告版权均归本公司所有。未经本公司事先书面授权，任何机构或个人不得以任何形式复制、转发或公开传播本报告的全部或部分内容，如需引用、刊发或转载本报告，需注明出处为华西证券研究所，且不得对本报告进行任何有悖原意的引用、删节和修改。